

# Progrès récents des éléments de mémoire

Autor(en): **Nussbaumer, H.**

Objektyp: **Article**

Zeitschrift: **Bulletin technique de la Suisse romande**

Band (Jahr): **89 (1963)**

Heft 7

PDF erstellt am: **09.08.2024**

Persistenter Link: <https://doi.org/10.5169/seals-66315>

## **Nutzungsbedingungen**

Die ETH-Bibliothek ist Anbieterin der digitalisierten Zeitschriften. Sie besitzt keine Urheberrechte an den Inhalten der Zeitschriften. Die Rechte liegen in der Regel bei den Herausgebern.

Die auf der Plattform e-periodica veröffentlichten Dokumente stehen für nicht-kommerzielle Zwecke in Lehre und Forschung sowie für die private Nutzung frei zur Verfügung. Einzelne Dateien oder Ausdrucke aus diesem Angebot können zusammen mit diesen Nutzungsbedingungen und den korrekten Herkunftsbezeichnungen weitergegeben werden.

Das Veröffentlichen von Bildern in Print- und Online-Publikationen ist nur mit vorheriger Genehmigung der Rechteinhaber erlaubt. Die systematische Speicherung von Teilen des elektronischen Angebots auf anderen Servern bedarf ebenfalls des schriftlichen Einverständnisses der Rechteinhaber.

## **Haftungsausschluss**

Alle Angaben erfolgen ohne Gewähr für Vollständigkeit oder Richtigkeit. Es wird keine Haftung übernommen für Schäden durch die Verwendung von Informationen aus diesem Online-Angebot oder durch das Fehlen von Informationen. Dies gilt auch für Inhalte Dritter, die über dieses Angebot zugänglich sind.

# BULLETIN TECHNIQUE DE LA SUISSE ROMANDE

paraissant tous les 15 jours

## ORGANE OFFICIEL

de la Société suisse des ingénieurs et des architectes  
de la Société vaudoise des ingénieurs et des architectes (S.V.I.A.)  
de la Section genevoise de la S.I.A.  
de l'Association des anciens élèves de l'EPUL (Ecole polytechnique  
de l'Université de Lausanne)  
et des Groupes romands des anciens élèves de l'E.P.F. (Ecole  
polytechnique fédérale de Zurich)

## COMITÉ DE PATRONAGE

Président: † J. Calame, ing. à Genève  
Vice-président: E. d'Okolski, arch. à Lausanne  
Secrétaire: S. Rieben, ing. à Genève

## Membres:

Fribourg: H. Gicot, ing.; M. Waeber, arch.  
Genève: G. Bovet, ing.; Cl. Grosgrin, arch.; E. Martin, arch.  
J.-C. Ott, ing.

Neuchâtel: J. Béguin, arch.; R. Guye, ing.  
Valais: G. de Kalbermatten, ing.; D. Burgener, arch.  
Vaud: A. Chevalley, ing.; A. Gardel, ing.;  
M. Renaud, ing.; J.-P. Vouga, arch.

## CONSEIL D'ADMINISTRATION

de la Société anonyme du « Bulletin technique »

Président: D. Bonnard, ing.  
Membres: Ed. Bourquin, ing.; G. Bovet, ing.; M. Bridel, J. Favre,  
arch.; A. Robert, ing.; J.-P. Stucky, ing.  
Adresse: Avenue de la Gare 10, Lausanne

## RÉDACTION

D. Bonnard, E. Schnitzler, S. Rieben, ingénieurs; M. Bevilacqua,  
architecte  
Rédaction et Editions de la S.A. du « Bulletin technique »  
Tirés à part, renseignements  
Avenue de Cour 27, Lausanne

## ABONNEMENTS

1 an . . . . .	Suisse	Fr. 34.—	Etranger	Fr. 38.—
Sociétaires . . . . .	»	» 28.—	»	» 34.—
Prix du numéro . . . . .	»	» 1.60		

Chèques postaux: « Bulletin technique de la Suisse romande »,  
N° II 57 75, Lausanne

Adresser toutes communications concernant abonnement, vente au  
numéro, changements d'adresse, expédition, etc., à: Imprimerie  
La Concorde, Terreaux 29, Lausanne

## ANNONCES

Tarif des annonces:		Fr. 350.—
1/1 page . . . . .		» 180.—
1/2 » . . . . .		» 93.—
1/8 » . . . . .		» 46.—

Adresse: Annonces Suisses S.A.  
Place Bel-Air 2. Tél. (021) 22 33 26. Lausanne et succursales



## SOMMAIRE

Progrès récents des éléments de mémoire, par H. Nussbaumer.  
Organisation générale des calculateurs arithmétiques, par M. A. Romano.  
Divers. — Les congrès. — Carnet des concours. — Documentation générale. — Informations diverses.

## PROGRÈS RÉCENTS DES ÉLÉMENTS DE MÉMOIRE <sup>1</sup>

par H. NUSSBAUMER <sup>2</sup>

### Introduction

Les mémoires destinées au stockage des informations digitales se sont largement développées au cours de ces dernières années. Les techniques permettant la mise en mémoire d'informations en vue de leur utilisation différée sont très variées qu'il s'agisse des mémoires à relais électromécaniques, des mémoires à lignes à retard ou des mémoires à bascules électroniques. Les mémoires peuvent être classées en deux grandes catégories :

- Les mémoires à accès séquentiel telles que les mémoires à rubans magnétiques dans lesquelles l'information est stockée dans un ordre bien déterminé et ne peut être lue que dans un ordre bien défini.
- Les mémoires à accès au hasard telles que les mémoires à tores magnétiques où l'ordre dans lequel les informations sont stockées et lues n'est pas déterminé a priori par le fonctionnement de la mémoire.

Dans le cadre de cet article, nous examinerons les progrès récents des mémoires rapides à accès au hasard.

### Mémoires à tores ferromagnétiques

Le principe de fonctionnement des mémoires à tores ferromagnétiques est bien connu. Pour la clarté de l'exposé, nous en rappellerons brièvement le fonctionnement.

Les tores magnétiques dont le cycle d'hystérésis est sensiblement rectangulaire (*fig. 1*) sont montés en

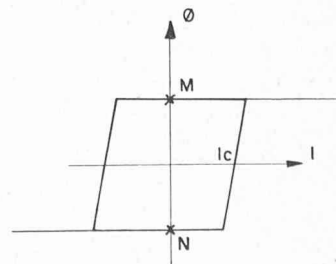


Fig. 1. — Cycle d'hystérésis rectangulaire d'un tore magnétique.

<sup>1</sup> Conférence prononcée le 6 novembre 1961 à Genève, devant la section genevoise de l'Association suisse pour l'automatique (ASSPA).

<sup>2</sup> Ingénieur des Arts et Manufactures, au Centre d'études et recherches IBM, La Gaude, France.

matrice (fig. 2). En l'absence de courant d'excitation chaque tore se trouve dans l'un des deux états d'aimantation rémanente  $M$  ou  $N$  qui caractérise le bit stocké dans le tore. Pour écrire un bit 1 dans un tore, par exemple le tore B3, on envoie simultanément dans la ligne 3 et la colonne B des courants dont l'intensité est légèrement inférieure à celle du courant coercitif  $I_c$ . De la sorte, tout tore autre que B3 ne sera pas excité. Le tore B3, sollicité par un champ magnétique correspondant à la somme des champs dus aux courants de ligne et de colonne, basculera de l'état  $N$  à l'état  $M$ . Pour lire l'information stockée dans le tore B3, il suffit d'envoyer dans la ligne 3 et la colonne B des courants égaux aux courants d'écriture, mais de sens opposés. Lors de cette opération le tore est ramené systématiquement à zéro (état  $N$ ) et, lorsqu'un 1 était stocké dans le tore, une tension de sortie correspondant au basculement du tore apparaît sur la ligne de lecture  $L$ .

En principe, afin de réduire le nombre de circuits d'attaque, on utilise une sélection à trois dimensions. Le tore sélectionné est systématiquement excité par deux courants d'écriture, un de ligne et un de colonne. Un enroulement commun à tous les tores est disposé de telle sorte qu'il soit possible d'envoyer dans chaque tore un troisième courant dit d'inhibition égal et opposé aux courants d'écriture. Dans ces conditions l'écriture d'un 0 ou d'un 1 sera conditionnée par la présence ou l'absence de courant d'inhibition.

Finalement, une mémoire à trois dimensions comprenant  $m$  mots de  $b$  bits est organisée de la façon suivante (fig. 3) : la mémoire comporte  $b$  matrices de  $m$  tores commandées par  $b$  circuits d'inhibition et reliées à  $b$  amplificateurs de lecture. Les lignes et les colonnes des différentes matrices sont reliées en série et attaquées par les amplificateurs de puissance de ligne et de colonne. Avec un tel système, le nombre minimum d'amplificateurs de puissance requis pour attaquer la mémoire est égal à  $4\sqrt{m} + b$ .

### Progrès récents des mémoires à sélection à trois dimensions

Les premières mémoires réalisées selon ce principe avaient des capacités de l'ordre de quelques centaines à quelques milliers de mots et des cycles écriture-lecture de l'ordre de 10 à 20  $\mu$ s. Depuis lors, les constructeurs ont largement accru la capacité et la vitesse de ces mémoires tout en abaissant leur prix de revient.

#### Vitesse de fonctionnement

Lorsqu'on applique une impulsion de courant  $I$  à un enroulement bobiné sur un tore ferromagnétique, on constate que la tension de sortie  $V_s$  aux bornes de cet enroulement a la forme représentée sur la figure 4. Avec les tores de ferrite utilisés habituellement, le basculement du matériau magnétique se produit par déplacement de parois et dans ces conditions on constate que pour un matériau donné le produit  $T_s(H - H_c)$  est constant.

$T_s$  est le temps de basculement du tore,  $H$  le champ magnétique appliqué au tore pour le basculer et  $H_c$  le champ coercitif du matériau magnétique. La constante, appelée  $S_w$ , s'exprime généralement en œrsted —  $\mu$ s et est de l'ordre de 0,2 à 1 œ —  $\mu$ s.

En pratique, le champ appliqué  $H$  ne peut guère excéder 1,5  $H_c$  car, afin de ne pas perturber les tores non sélectionnés,  $\frac{H}{2}$  doit être nettement inférieur à  $H_c$ . Dans ces conditions, on a  $T_s H_c \approx 2 S_w$ .

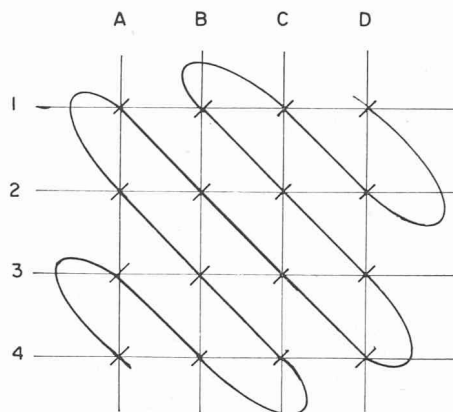


Fig. 2. — Montage en matrice des tores magnétiques.

On voit donc que pour réduire le temps de basculement des tores, donc accroître la vitesse de la mémoire, il faut augmenter  $H_c$  et diminuer  $S_w$ . En pratique avec les ferrites il n'est guère possible de diminuer  $S_w$  sans augmenter de façon concomitante le champ coercitif et sans diminuer la rectangularité du cycle d'hystérésis. On voit donc que pour accroître la vitesse de la mémoire il faut augmenter le champ coercitif  $H_c$  du matériau sans faire varier  $S_w$ . Ceci est obtenu facilement avec les ferrites manganèse-magnésium dont on peut faire varier  $H_c$  dans de larges proportions à  $S_w$  constant en jouant sur la composition du matériau et sur le traitement thermique.

Afin d'éviter d'utiliser des courants d'alimentation trop élevés, il a été nécessaire de diminuer le diamètre des tores en même temps qu'on augmentait le champ coercitif du matériau. Grâce à cette réduction de diamètre, il a été possible de réduire la hauteur et la section des tores, donc leur flux maximum. Ceci a permis de diminuer la quantité de chaleur dégagée lors du basculement et donc de simplifier les problèmes de refroidissement des mémoires qui deviennent critiques lorsqu'on augmente la vitesse de fonctionnement. Enfin la réduction des dimensions ainsi obtenues a permis de simplifier les problèmes posés par l'attaque des mémoires avec des impulsions de courant d'une durée de l'ordre de 0,5  $\mu$ s. L'évolution dans ce domaine peut être résumée par le tableau ci-dessous :

Dimensions du tore-mils	$H_c$ œrsted	$S_w$ œ — $\mu$ s	Demi-courant de basculement mA	Temps de basculement $\mu$ s	Energie dissipée, joules par cycle	Tension de sortie mV
50-80			740	1,2		
30-50	3,2	0,6	640	0,4	6,2 $10^{-8}$	100
19-30	3,4	0,6	360	0,4	1,1 $10^{-8}$	40

Il est certain qu'au fur et à mesure que les dimensions des tores décroissent, les difficultés de câblage deviennent considérables, de sorte que cette évolution ne pourra guère se poursuivre au-delà des limites actuelles.

#### Capacité

Le principal problème qui limite l'accroissement de capacité des mémoires est celui du bruit parasite. En effet, les tores n'ayant pas un cycle d'hystérésis parfaitement rectangulaire, il apparaît un signal de sortie sur la ligne de lecture lors de la lecture d'un zéro. Comme, au moment de la lecture, tous les tores d'une ligne et d'une colonne sont excités simultanément par les demi-courants de lecture, le bruit résultant peut être considérable si des précautions particulières ne sont pas prises. En pratique le câblage de la ligne de lecture est conçu de telle sorte que les signaux parasites provenant des tores non sélectionnés s'opposent deux à deux de sorte que seuls les résidus de ces différences apparaissent sur la ligne de lecture. Le câblage de la ligne de lecture est également conçu de telle sorte que le bruit induit par des champs magnétiques parasites soit minimisé. Enfin, grâce à quelques raffinements sur la conception des amplificateurs de lecture et à une diminution de la dispersion des caractéristiques des tores, il est maintenant possible de construire des mémoires équipées de matrices de 128 x 128 tores.

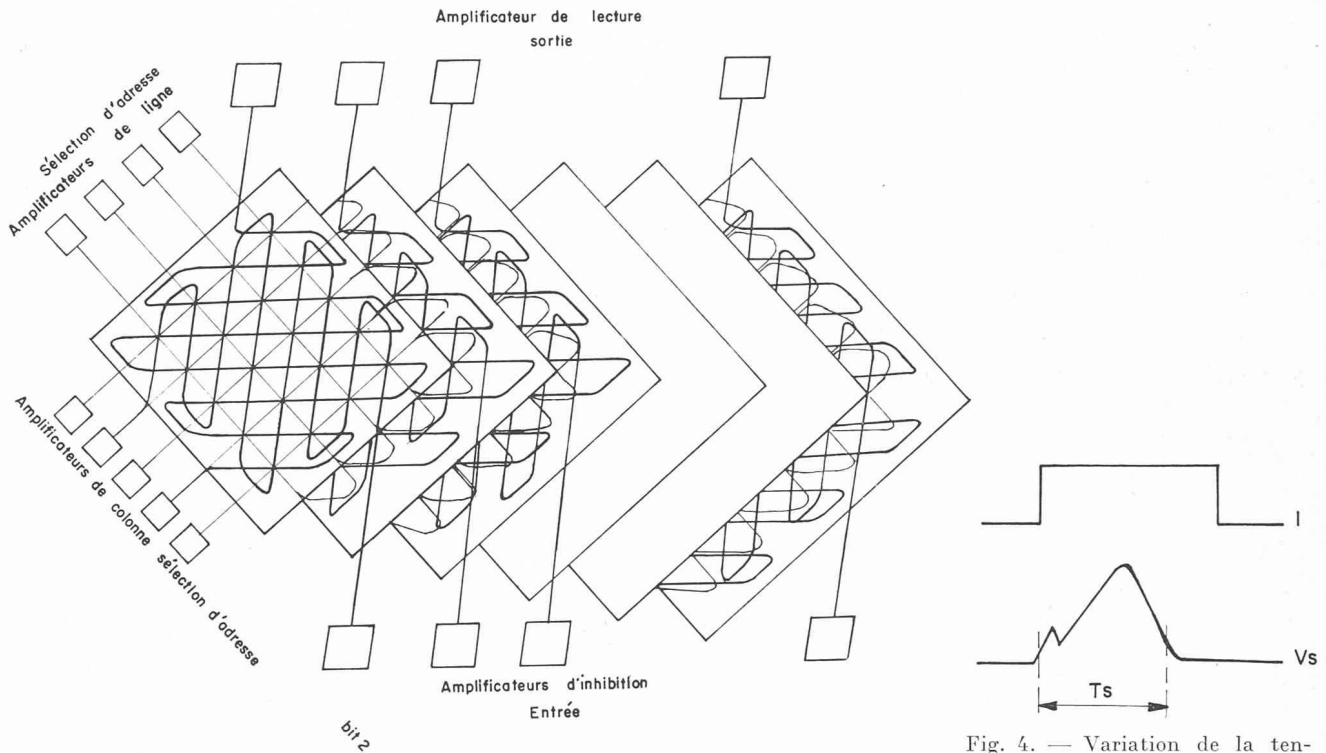


Fig. 3. — Organisation d'une mémoire à trois dimensions ayant  $m$  mots de  $b$  bits.

*Prix*

La diminution du prix de revient des mémoires qui a pu être obtenue au cours de ces dernières années est surtout sensible en ce qui concerne les grosses mémoires. Ceci est dû au fait que pour un mémoire de  $mb$  bits le nombre d'amplificateurs de puissance est égal à  $4\sqrt{m} + b$  et donc diminue en valeur relative au fur et à mesure que la capacité de la mémoire s'accroît.

L'usage de décodeurs d'adresses à tores magnétiques s'est généralisé, permettant ainsi d'obtenir des économies sensibles sur le nombre des amplificateurs de puissance. Ces dispositifs étant bien connus, nous nous contenterons d'examiner le fonctionnement des décodeurs à tores à charge partagée dont l'apparition est plus récente. Ces décodeurs permettent d'utiliser des transistors à faible courant pour fournir des courants comparativement grands à la mémoire. Le schéma de principe est représenté sur la figure 5 où le sens des enroulements est repéré par des points. Pour exciter une ligne de mémoire telle que 2, on envoie simultanément dans toutes les colonnes du décodeur des courants égaux et de sens tels que les champs magnétiques qu'ils créent s'additionnent dans le tore sélectionné et s'annulent dans tous les autres tores. Avec l'exemple choisi, il suffit d'envoyer des courants positifs dans les colonnes A et D et négatifs dans les colonnes B et C pour sélectionner le tore 2.

Depuis quelques années les constructeurs s'efforcent d'abaisser le prix de revient des mémoires en rationalisant les méthodes de fabrication. La difficulté principale dans ce domaine tient au fait que le nombre de constituants individuels d'une matrice est considérable. Par suite tout procédé de fabrication avec lequel le test et le tri individuel des composants n'est pas possible requiert que le taux de rejet de ces composants soit extrêmement faible si on veut que le pourcentage de matrices bonnes reste dans des limites satisfaisantes. C'est une des raisons pour lesquelles l'emploi de matrices réalisées avec des plaques de ferrite percées de trous ne s'est pas généralisé.

Malgré ces difficultés, il a été possible d'obtenir des améliorations sensibles sur le temps de câblage des mémoires grâce à la mise en œuvre de procédés semi-automatiques d'assemblage. L'un de ces procédés consiste à positionner les tores d'une matrice sur une forme en matière plastique montée sur un plateau vibrant. Les fils horizontaux et verti-

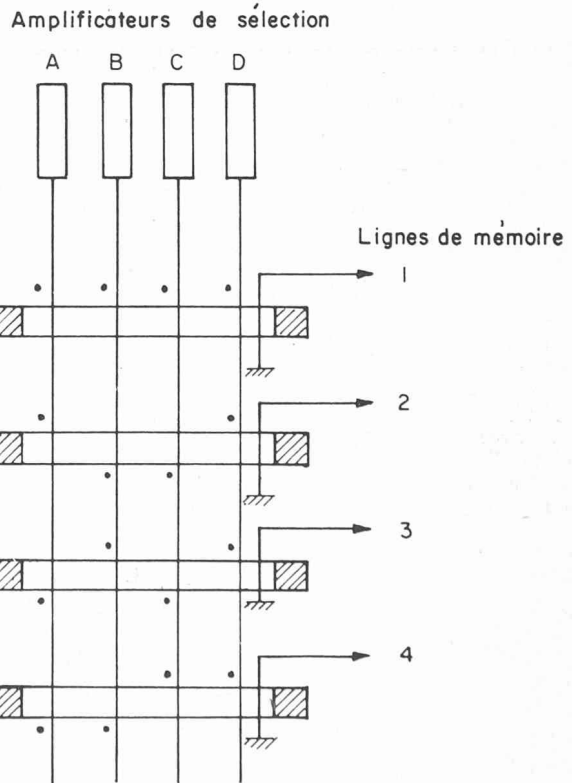


Fig. 5. — Schéma de principe d'un décodeur d'adresses à tores magnétiques.

caux de la matrice sont mis en place automatiquement au moyen de longues aiguilles creuses analogues à des aiguilles hypodermiques. Le câblage des lignes de lecture et d'inhibition est effectué à la main.

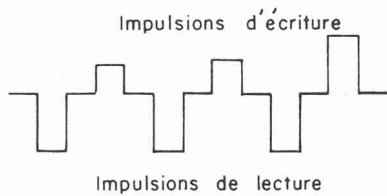


Fig. 6. — Attaque du tore de ferrite à hystérésis rectangulaire par une succession d'impulsions de lecture et d'écriture de durée constante.

#### Possibilités actuelles et perspectives futures

A titre d'exemple des possibilités actuelles des mémoires à trois dimensions, nous citerons la mémoire IBM type 7302 qui a les caractéristiques suivantes :

- cycle lecture-écriture : 2,18  $\mu$ s ;
- capacité : 16 384 mots de 72 bits ;
- refroidissement par huile.

Il semble que ces performances soient assez proches d'une limite avec les ferrites existantes et qu'il ne faille guère escompter d'accroissement sensible de vitesse avec cette technique.

#### Mémoires à sélection à deux dimensions

Ce type de mémoire qui ne diffère du précédent que par l'absence de circuits d'inhibition a connu récemment un regain de faveur pour toutes les applications où la vitesse de fonctionnement était un facteur essentiel. Avant d'en examiner le fonctionnement, nous rappellerons quelques propriétés des tores de ferrite.

#### Rappel de quelques propriétés des tores de ferrite à cycle d'hystérésis rectangulaire

Courbes « en S ».

Afin de caractériser le fonctionnement d'un tore pour des basculements rapides, il est intéressant de tracer son cycle d'hystérésis dynamique à la fréquence considérée. En pratique, afin d'avoir des résultats expérimentaux aussi proches que possible du mode de fonctionnement réel dans la mémoire, on procède de la façon suivante :

Le tore est attaqué par une succession d'impulsions de lecture et d'écriture de durée constante (fig. 6). Les impulsions de lecture ont une amplitude constante. Les impulsions d'écriture ont une amplitude croissante. On mesure, à la fin de chaque impulsion de lecture, la quantité de flux irréversible qui a été basculée. En répétant cette mesure avec des impulsions de différentes durées, on obtient un réseau de courbes dites « courbes en S » qui permet de déterminer la fraction du flux total du matériau magnétique basculée avec une impulsion d'écriture de largeur et d'amplitude données (fig. 7).

Il est facile de tracer à partir de ce réseau la courbe bien connue donnant l'inverse du temps de basculement en fonction du courant appliqué : il suffit pour cela de déterminer l'intersection de l'horizontale correspondant à 90 % du flux total avec les différentes courbes en S. Les abscisses des points d'intersection donnent des courants correspondant à un basculement d'une vitesse donnée. On obtient ainsi la courbe de la figure 8. En traçant de la même façon les courbes correspondant à différentes fractions du flux basculé, on voit que le coefficient de basculement  $S_w$  décroît lorsque la fraction totale du flux basculé décroît. Ceci montre que

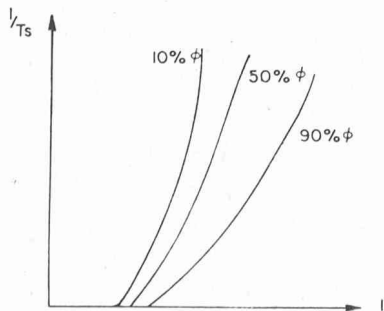


Fig. 8. — Inverse du temps de basculement en fonction du courant appliqué.

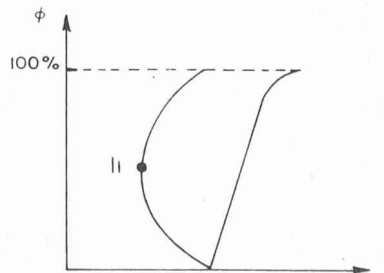


Fig. 9. — Variation du seuil de basculement statique en fonction du flux du tore.

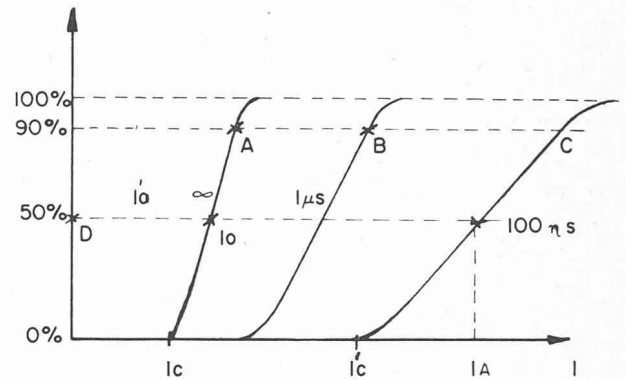


Fig. 7. — « Courbes en S » permettant de déterminer la fraction du flux total basculée avec une impulsion d'écriture de largeur et d'amplitude données.

pour accroître la vitesse d'une mémoire il peut être intéressant de ne basculer les tores que partiellement.

L'examen des courbes en S montre également que la limite de basculement d'un matériau magnétique croît lorsque la largeur d'impulsion décroît. Ceci n'est valable que si le tore n'est sollicité que par une impulsion isolée. Dans le cas où le tore est attaqué par un grand nombre d'impulsions d'écriture entre chaque impulsion de lecture, la courbe en S est voisine de la courbe en S statique et la limite de basculement est proche de  $I_c$ . Il est possible, avec les mémoires à deux dimensions, de tirer parti de cette propriété pour accroître la vitesse de la mémoire. Il suffit pour cela d'organiser la mémoire de telle sorte que chaque colonne de tore ne corresponde qu'à un seul mot. Ainsi, dans les colonnes, une impulsion de lecture ne sera jamais précédée de plus d'une impulsion d'écriture. Dans ces conditions, pour des impulsions de durée donnée, l'amplitude du courant d'écriture peut atteindre sans inconvénients la limite de basculement dynamique  $I_c$  correspondant à la vitesse considérée (fig. 7).

On voit donc que l'utilisation des courbes en S permet de préciser le mode de fonctionnement des tores dans une mémoire. Toutefois, lorsque les tores ne sont basculés que partiellement, ces courbes doivent être complétées par d'autres informations. Considérons en effet le tore représenté par les courbes en S de la figure 7 et supposons que nous appliquions à ce matériau une impulsion d'une durée de 500  $\mu$ s et d'amplitude  $I_A$  telle que 50 % du flux total soit basculé lors de l'écriture. Au repos le point de fonctionnement se trouve en D. Cherchons maintenant quel va être le comportement du tore lorsqu'à partir de ce point D il est sollicité par une impulsion de courant. A priori on pourrait penser que le mode de fonctionnement est encore déterminé par les courbes en S et qu'en particulier les limites de basculement se trouvent à l'intersection de l'horizontale correspondant au point D avec les courbes en S. En fait il n'en est rien. Si par exemple on considère la limite de basculement statique, on constate que cette limite prend une valeur  $I_0$  nettement inférieure à la valeur  $I_0$  déduite de la courbe en S. En pratique ce seuil dépend de la quantité de flux basculée lors de l'écriture et de la durée de l'impulsion d'écriture. La courbe de la figure 9 montre la variation du seuil de basculement statique en fonction du flux du tore. On voit que cette courbe diffère sensiblement de la courbe en S tracée en pointillés comme référence statique.

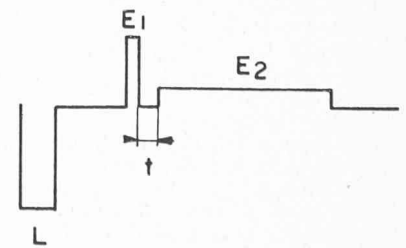


Fig. 10. — Tore remis à zéro au moyen d'une impulsion de lecture L puis écrit partiellement par une impulsion d'écriture  $E_1$ , suivie d'une impulsion d'écriture  $E_2$  de faible amplitude mais de longue durée.



Seuil de perturbation

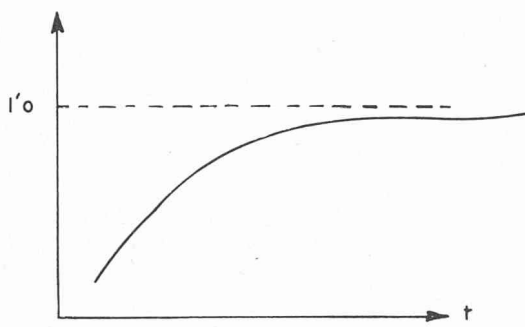


Fig. 11. — Seuil de perturbation.

Enfin, un tore basculé partiellement avec une impulsion d'écriture  $E$ , peut être perturbé par une impulsion d'amplitude inférieure au seuil  $I'_0$  pourvu que cette impulsion soit appliquée très peu de temps après l'impulsion d'écriture.

Considérons en effet un tore remis à zéro au moyen d'une impulsion de lecture  $L$  puis écrit partiellement par une impulsion d'écriture  $E_1$  (fig. 10). Supposons maintenant que cette impulsion soit suivie au bout d'un temps  $t$  par une impulsion  $E_2$  d'écriture de faible amplitude et de longue durée. Soit  $I'_0$  le seuil de basculement statique correspondant à l'état de flux imposé par  $E_1$ . Il est possible de déterminer pour chaque temps  $t$  l'amplitude maximum de  $E_2$  correspondant au seuil de perturbation du tore. On obtient ainsi une courbe analogue à celle de la figure 11. Ce phénomène de relaxation introduit une limitation sévère sur la vitesse des mémoires à basculement partiel lorsqu'on considère des cycles écriture-lecture de l'ordre de 0,5  $\mu$ s.

#### Mémoires à basculement total

Ces mémoires sont généralement organisées de façon qu'à chaque mot corresponde une colonne de tores (fig. 12).

Lors de l'écriture, on envoie dans la colonne du mot sélectionné un courant d'écriture d'amplitude légèrement inférieure au seuil de basculement  $I'_c$  correspondant à la durée de l'impulsion d'écriture. Simultanément on envoie une impulsion de courant de même sens sur les lignes correspondant aux positions binaires où un « 1 » doit être enregistré. Pour lire le mot il suffit d'envoyer dans la colonne du mot sélectionné un courant de forte amplitude et de sens opposé au courant d'écriture (fig. 13). Les signaux de lecture sont recueillis sur les lignes de la mémoire.

Cette disposition présente un certain nombre d'avantages sur les mémoires à trois dimensions :

- Le courant de lecture n'excitant que les tores du mot sélectionné peut avoir une amplitude aussi grande que l'on veut. L'opération de lecture peut donc être beaucoup plus rapide que dans une mémoire à trois dimensions où le demi-courant de lecture doit rester inférieur au courant coercitif statique afin d'éviter de perturber les tores non sélectionnés.

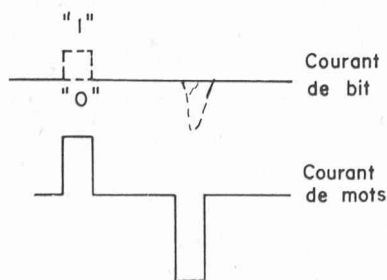


Fig. 13. — Lecture du mot dans le cas d'une mémoire à basculement total.

#### Amplificateurs de mots

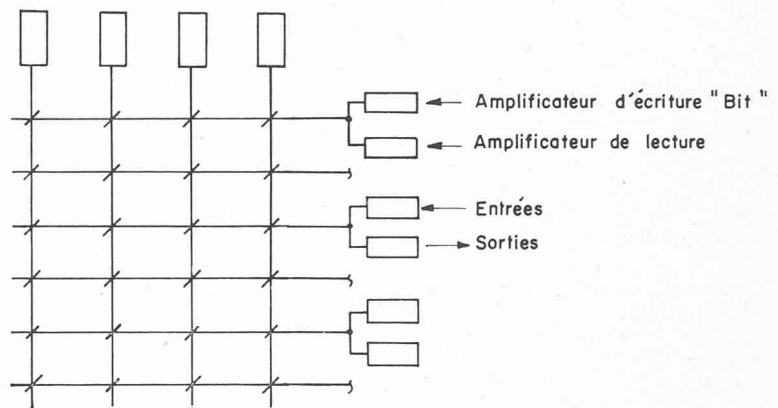


Fig. 12. — Organisation de mémoires à basculement total.

- L'opération d'écriture peut également, quoique dans une moindre mesure, être plus rapide qu'avec une mémoire à trois dimensions car le courant d'écriture de mot n'excitant que les tores sélectionnés peut avoir une amplitude  $I'_c$  nettement supérieure au courant coercitif  $I_c$ . Le courant de bit doit avoir une amplitude inférieure à  $I_c$  afin de ne pas perturber les tores non sélectionnés. Comme cette amplitude doit être suffisante pour que le tore soit inscrit complètement, on peut déterminer une courbe en S limite qui correspond à la vitesse maximum de l'opération d'écriture (fig. 14). Il est possible d'accroître un peu plus le courant de bit donc la vitesse en polarisant les tores dans le sens de la lecture.

- Le câblage de la mémoire est plus simple qu'avec une sélection à trois dimensions puisque la matrice ne comporte plus que des fils horizontaux et verticaux. Ceci permet éventuellement d'utiliser des tores de plus faible diamètre, donc de réduire la dissipation de chaleur dans la mémoire.

En pratique, il est actuellement possible de construire des mémoires de ce type fonctionnant avec des cycles écriture-lecture de l'ordre de 0,5 à 1  $\mu$ s. L'accroissement de vitesse par rapport aux mémoires à trois dimensions est donc sensible. Toutefois cette amélioration n'est obtenue qu'au détriment du prix de revient. En effet il faut ici  $2M + b$  amplificateurs de puissance pour attaquer une mémoire contenant  $M$  mots de  $b$  bits. Même si on réduit le nombre de circuits en employant une sélection matricielle à tores ou à diodes, le nombre des circuits associés reste nettement plus élevé qu'avec une mémoire à trois dimensions de même capacité.

#### Mémoires à basculement partiel

La vitesse des mémoires à deux dimensions à basculement

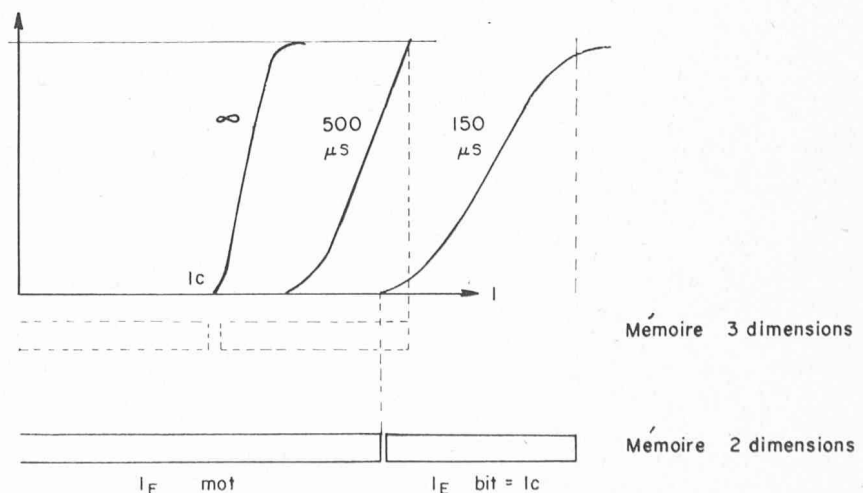


Fig. 14. — Courbe en S limite correspondant à la vitesse maximum de l'opération d'écriture.

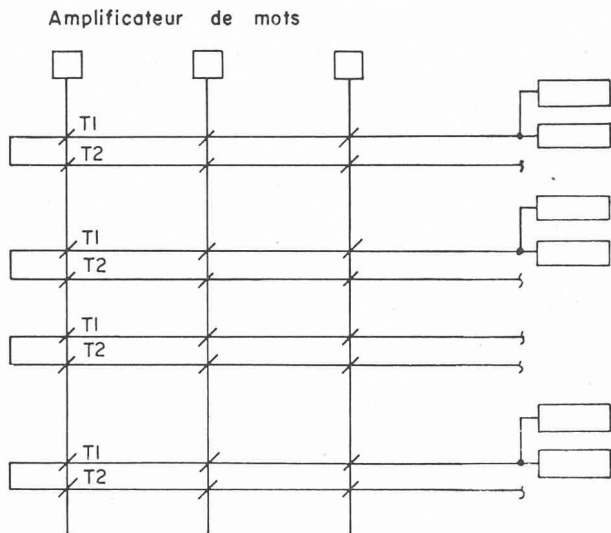


Fig. 15. — Montage symétrique, deux tores correspondant à chaque position binaire de mémoire.

total est limitée pour deux raisons : d'une part l'échauffement des tores devient excessif lorsqu'on diminue par trop le cycle de fonctionnement, d'autre part l'impulsion de bit a une amplitude maximum égale à  $I_c$  et par suite ne peut plus assurer le basculement total des tores lorsque sa durée devient trop courte. Une solution pour pallier ces inconvénients consiste à se contenter de basculer partiellement les tores. Cependant on ne peut guère utiliser ce mode de fonctionnement avec la mémoire de la figure 12 car le rapport signal/bruit des signaux de lecture tend à devenir très faible lorsque le flux basculé décroît. On tourne cette difficulté en utilisant un montage symétrique analogue à celui représenté sur la figure 15 dans lequel à chaque position binaire de mémoire correspondent deux tores. La sélection de la mémoire s'opère comme dans le cas précédent, mais ici l'impulsion d'écriture de mot a une amplitude et une largeur telles qu'en l'absence de courant de bit elle bascule partiellement les tores du mot sélectionné à un niveau de flux représenté par le point R sur la courbe en S de la figure 16. Le courant de bit est positif ou négatif selon qu'un 1 ou un zéro doit être inscrit dans la position binaire considérée. Dans ces conditions les deux tores de chaque position binaire sont basculés dans deux états de flux différents représentés par les points P et Q sur la courbe en S et l'information stockée en mémoire est représentée par le signe de la différence des flux entre les tores de chaque couple.

Dans ces conditions lorsqu'on envoie une impulsion de lecture sur la colonne de mot, il apparaît sur les lignes de bit des signaux de sortie dus à la différence entre les tensions de basculement des tores de chaque couple. Comme les deux tores sont positionnés lors de l'écriture à des niveaux différents de flux, le signal de sortie est différent de zéro et sa polarité est caractéristique de l'information stockée en mémoire.

Avec ce montage, si les tores de chaque couple sont bien appariés, il est possible d'avoir un excellent rapport signal/

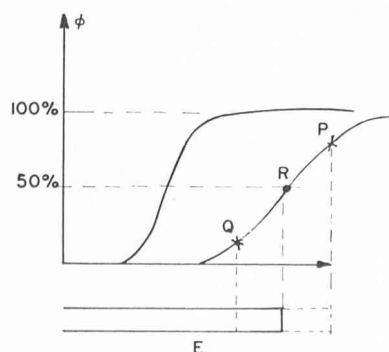


Fig. 16. — Courbe en S dans le cas d'un montage symétrique.

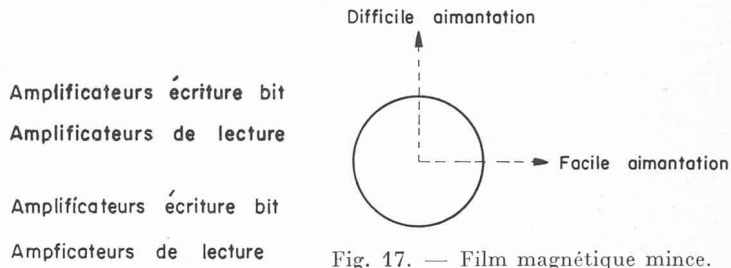


Fig. 17. — Film magnétique mince.

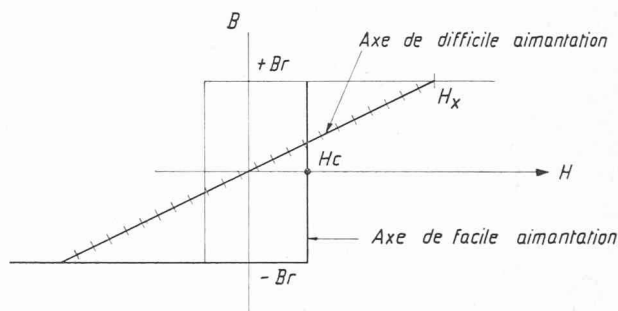


Fig. 18. — Aimantation du film magnétique mince.

bruit même si on ne bascule lors de l'écriture qu'une faible fraction du flux total des tores. De plus, l'échauffement des tores est réduit au minimum puisqu'une fraction seulement du flux des tores est basculée à chaque cycle. Enfin, les courants d'écriture et de lecture n'ont pas à être définis avec précision.

En pratique cependant les avantages de ce dispositif à 2 tores par bit par rapport aux systèmes à 1 tore par bit sont moins grands qu'on ne pourrait le penser à première vue. En effet, si on laisse de côté la question de l'accroissement de prix dû à l'utilisation de deux tores par bit, ce type de mémoire présente d'importantes limitations dues à sa structure même. La première limitation vient du fait que lorsqu'un tore est basculé partiellement, le seuil de perturbation  $I'_0$  décroît. Ceci oblige donc à donner aux courants de bit une amplitude nettement inférieure au courant coercitif  $I_c$ . En fait, lorsque le cycle total de la mémoire est très court, il est nécessaire de réduire encore l'amplitude des courants de bit à une valeur nettement inférieure à  $I'_0$  pour tenir compte des phénomènes de relaxation. Dans ces conditions, le courant maximum de bit est avec ce système nettement inférieur au courant maximum tolérable avec une mémoire à un tore par bit. De ce fait pour l'instant les mémoires à deux tores par bit ne sont pas beaucoup plus rapides que les mémoires les plus rapides à un tore par bit et il n'est guère possible d'obtenir des cycles de fonctionnement plus courts que  $0,5 \mu s$ .

### Mémoires à films magnétiques minces

Les mémoires à films magnétiques minces ont été proposées il y a six ans environ, lorsqu'on a reconnu

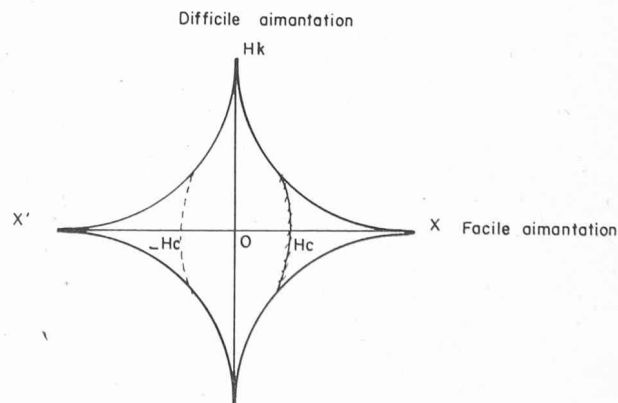


Fig. 19. — Amplitude du champ magnétique appliqué pendant le basculement.

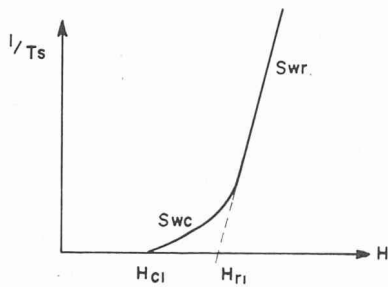


Fig. 20. — Inverse du temps de basculement en fonction du champ appliqué.

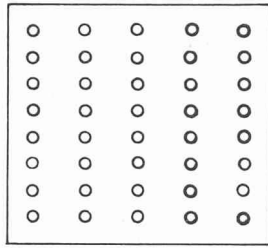


Fig. 21. — Matrice régulière de films circulaires pour la fabrication des mémoires.

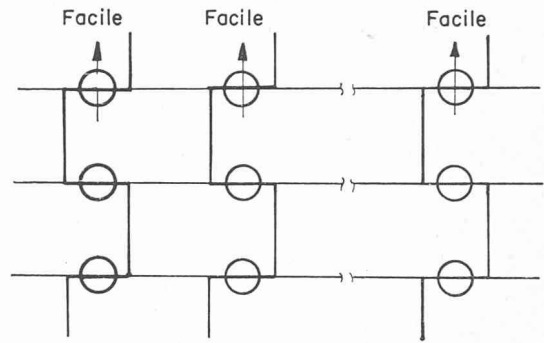


Fig. 22. — Mauvaises performances de la mémoire lorsqu'on tente de mettre à profit la rectangulaire du cycle d'hystérésis dans la direction facile.

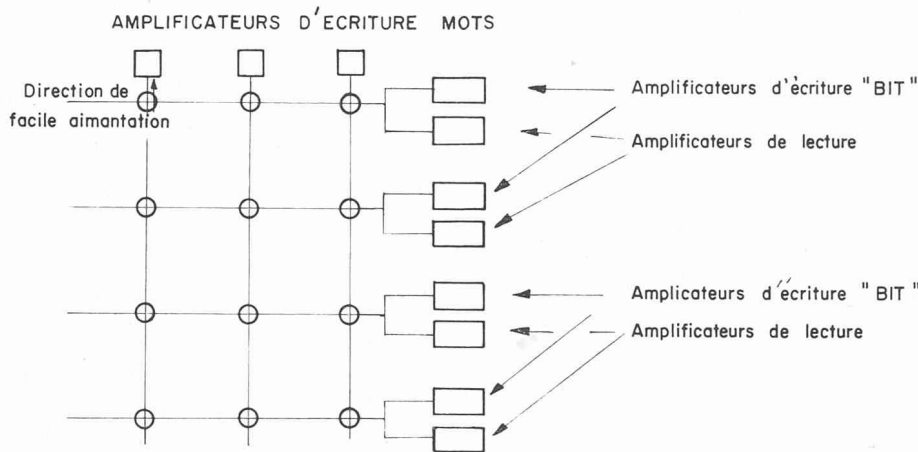


Fig. 23. — Exemple de montage : chaque colonne de films correspond à un mot.

que des films minces de permalloy pouvaient basculer par rotation au lieu de basculer par déplacement de parois. Dans ces conditions on pouvait espérer tirer parti de ce mode de basculement particulièrement rapide pour accroître de façon sensible la vitesse des mémoires. Depuis lors, les films magnétiques minces ont été étudiés de façon intensive et les principaux problèmes technologiques relatifs à leur fabrication ont été résolus de sorte que les premières mémoires à films magnétiques minces commencent à être utilisées de façon pratique.

Le mode de fabrication le plus fréquemment utilisé consiste à évaporer sous vide une couche de permalloy de composition telle que la magnétostriction soit nulle (environ 80 % Ni - 20 % Fe). L'épaisseur de la couche est de l'ordre de 1000 Å, ce qui oblige, pour obtenir des résultats reproductibles, à effectuer les dépôts sur des substrats ayant un état de surface particulièrement bon. D'autres procédés de fabrication ont été étudiés et en particulier il a été possible d'obtenir par galvanoplastie des films de qualité équivalente à ceux déposés par évaporation. Lors de la fabrication, les films sont rendus anisotropes, généralement par application d'un champ magnétique d'orientation. Le film mince (fig. 17) possède un axe de facile aimantation dans la direction duquel la boucle d'hystérésis est rectangulaire et un axe de difficile aimantation faisant un angle de 90° avec le précédent (fig. 18). L'axe de facile aimantation est caractérisé par le champ coercitif  $H_c$  et les deux états stables d'aimantation rémanente  $+B_r$  et  $-B_r$ . L'axe de difficile aimantation est caractérisé par le champ d'anisotropie  $H_k$ . Le mode de basculement du film dépend de la géométrie et de la nature de la couche ainsi que de la direction et de l'amplitude du champ magnétique appliqué pendant le basculement. Pour préciser ce dernier point, on peut tracer des courbes analogues à celles de la figure 19 : la courbe en trait plein définit l'amplitude minimum du champ magnétique qu'il faut appliquer dans une direction donnée pour basculer ce film par rotation. La courbe en pointillés définit le seuil

de basculement par déplacement de parois. Grâce à ces courbes, il est possible de définir dans chaque direction deux seuils de basculement  $H_{ci}$  et  $H_{ri}$  correspondant l'un au basculement par déplacement de parois, donc à un phénomène lent, et l'autre au basculement par rotation, donc à un phénomène rapide. Ceci apparaît nettement lorsqu'on relève dans une direction donnée la courbe donnant l'inverse du temps de basculement en fonction du champ appliqué (fig. 20). Cette courbe se compose généralement de deux sections de droites de pente  $S_{wc}$  et  $S_{wr}$  correspondant respectivement au basculement par déplacement de parois et au basculement par rotation. Pratiquement  $S_{wc}$  est de l'ordre de 1 œrsted —  $\mu$ s et  $S_{wr}$  de l'ordre

de 0,01 œrsted —  $\mu$ s ou moins. Il arrive que les deux segments de droite se raccordent par une courbe intermédiaire qui correspond à un mécanisme différent de basculement. Ce processus de basculement dit par rotation incohérente apparaît lorsque la direction du champ magnétique appliqué à la couche est voisine de l'axe de facile aimantation. Il correspond à des coefficients de basculement de l'ordre de 0,2 œrsted —  $\mu$ s. Les mémoires sont généralement fabriquées par évaporation sur un support plan d'une matrice régulière de films circulaires ayant un diamètre de l'ordre du millimètre (fig. 21). Les lignes d'écriture et de lecture sont fabriquées soit par des techniques de circuits imprimés, soit par évaporations successives à travers des masques de couches isolantes et conductrices.

En pratique, les lignes d'écriture et de lecture sont arrangées de façon sensiblement différente de celle utilisée avec les tores de ferrite. Si en effet on tente de mettre à profit la rectangulaire du cycle d'hystérésis dans la direction facile pour travailler avec une coïncidence de courants dans cette direction (fig. 22), les performances de la mémoire sont très mauvaises. En effet, dans cette direction, le champ coercitif  $H_c$  de déplacement de parois est généralement très inférieur au champ coercitif de rotation. Dans ces conditions, le champ produit par les deux demi-courants de sélection est insuffisant pour faire basculer le film par rotation cohérente et la couche magnétique bascule lentement. Comme de plus le flux du film est très faible, le signal de sortie disponible sur les lignes de lecture est négligeable.

Ce comportement du film fait qu'il n'est guère possible pour l'instant d'envisager des mémoires à trois dimensions avec les films magnétiques minces. Les mémoires étudiées actuellement sont organisées avec une sélection à deux dimensions et sont arrangées de telle sorte que les films basculent par rotation cohérente. Parmi les nombreuses variantes possibles, examinons le montage de la figure 23. La matrice est organisée de telle sorte que chaque colonne de films corresponde à un mot. Les champs magnétiques produits par les lignes de mot sont dans la direction de difficile aimantation et ceux produits par les lignes de bit sont dans la direction de facile aimantation. Lors de la



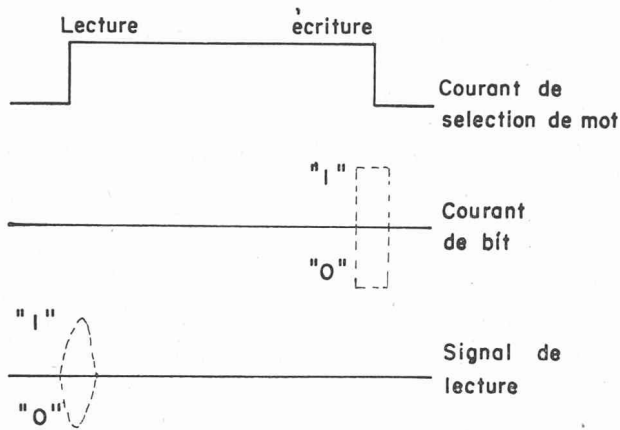


Fig. 24. — Schéma de la lecture.

lecture on envoie dans la colonne de mot une impulsion de sélection qui fait basculer le film dans la direction de difficile aimantation (fig. 24). Pendant ce basculement, il apparaît sur la ligne de bit un signal positif ou négatif selon l'état initial d'aimantation du film. A la fin de l'impulsion de sélection, on envoie dans les lignes de bit des impulsions positives ou négatives selon que l'on veut inscrire un « 1 » ou un zéro dans le film. L'aimantation retourne alors dans la direction de facile aimantation dans un de ses deux états stables  $\alpha$  ou  $\alpha'$  selon la polarité du courant de bit (fig. 19).

Ce mode de sélection par champs magnétiques orthogonaux est très souple et permet de tirer le meilleur parti possible des propriétés du film magnétique. Les courants de bit doivent avoir une amplitude assez faible puisque le champ qu'ils produisent dans la direction d'aimantation facile doit être inférieur au champ coercitif de déplacement de parois. Malgré cette limitation, il est relativement facile de faire basculer ce film par rotation en employant un courant de mot d'amplitude suffisante de façon à abaisser le seuil de basculement par rotation à une valeur inférieure au champ coercitif de déplacement de parois.

Ce mode de sélection présente de nombreuses variantes. On peut par exemple employer deux impulsions séparées de mot, l'une pour la lecture, l'autre pour l'écriture, afin de diminuer la puissance dissipée dans les amplificateurs de mot. On peut également employer des courants de bit unipolaires soit en utilisant une polarisation continue dans la direction du zéro, soit en disposant les films de façon que leurs axes de facile aimantation fassent un angle de quelques degrés avec le champ de bit.

Dans l'état actuel de la technique, il est possible de réaliser des mémoires à films minces avec des cycles écriture-lecture de l'ordre de  $0,2 \mu\text{s}$ . Les courants de sélection sont de l'ordre de  $500 \text{ mA}$  avec des flancs de  $10 \text{ ns}$  environ. Les signaux de sortie ne dépassent guère  $1 \text{ mV}$ .

La réalisation pratique de ces mémoires est encore assez délicate car tous les films appartenant à une même matrice sont déposés simultanément. Il est donc nécessaire d'obtenir que les films élémentaires soient très uniformes si on veut maintenir dans des limites raisonnables le taux de réjection des matrices. Ceci est spécialement difficile à obtenir en ce qui concerne la précision sur l'orientation des axes de facile aimantation. Ces difficultés sont en passe d'être résolues et les premières mémoires à films minces commencent à être utilisées pratiquement. Leur emploi va sans doute se généraliser dans les années à venir pour toutes les applications qui requièrent des temps d'accès très courts pour une capacité de stockage moyenne.

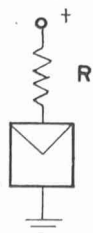


Fig. 26. — Connexion à une source de tension à travers une résistance (pour circuit bistable).

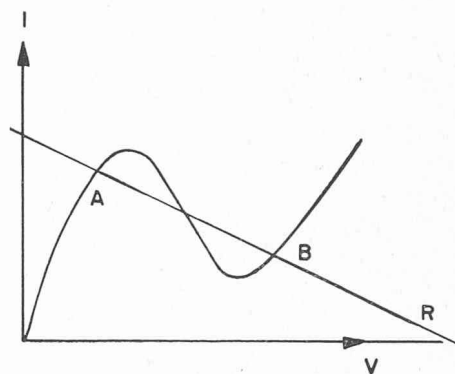


Fig. 25. — Caractéristique de résistance négative d'une diode tunnel.

### Mémoires à diodes tunnel

Les diodes tunnel ont une caractéristique de résistance négative (fig. 25) et par suite, il suffit de les connecter à une source de tension à travers une résistance convenable pour obtenir un circuit bistable (fig. 26). Le temps de basculement d'une diode tunnel d'un de ses états stables *A* à l'autre état stable *B* peut être très court, de l'ordre de  $1 \text{ ns}$ . Par suite il est permis d'espérer obtenir des mémoires exceptionnellement rapides en utilisant ces diodes comme élément de base. Une telle mémoire peut être organisée selon le schéma de la figure 27, chaque colonne de la mémoire correspondant à un mot. La sélection est effectuée de la même manière que dans les mémoires magnétiques, par coïncidence de tensions sur les lignes et les colonnes.

La lecture peut s'effectuer par exemple en faisant passer toutes les diodes d'un mot à l'état haut et en observant les signaux de sortie sur des lignes couplées à ces diodes.

On voit donc que ces mémoires sont en principe très simples. En fait, leur capacité maximum est très réduite car les signaux de sortie apparaissent sur des lignes couplées à toutes les diodes de même rang d'un mot et sont d'autant plus atténués que la capacité de la mémoire est plus grande. Comme d'autre part le prix d'une diode tunnel est très supérieur à celui d'un tore et que la mémoire consomme de la puissance en permanence, il n'est guère concevable de dépasser avec cette technique des capacités de l'ordre de quelques centaines de bits. Ceci permet de penser que les diodes tunnel ne trouveront leur place que dans les mémoires de faible capacité, mais très rapides, ayant des cycles écriture-lecture d'une durée inférieure à  $50 \text{ ns}$ .

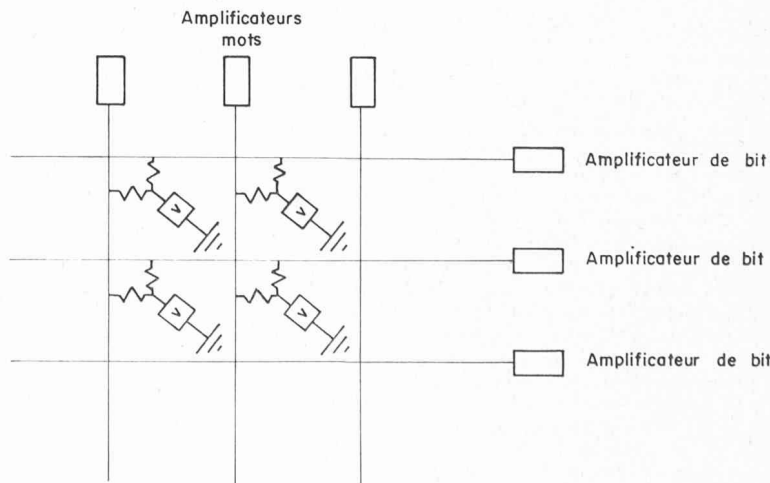


Fig. 27. — Organisation d'une mémoire utilisant les diodes tunnel comme élément de base.

## Conclusion

Les applications des mémoires électroniques à accès rapide se sont développées d'une manière considérable au cours de ces dernières années. Pour résoudre un problème donné l'ingénieur dispose maintenant de toute une gamme de solutions possibles : mémoires à tores, à films minces, à lignes à retard, etc. En fait le sujet est devenu tellement vaste que nous n'avons pu que l'effleurer au cours de cet article, en laissant de côté certains types de mémoires qui présentent un intérêt certain, comme les mémoires à lignes à retard ou les mémoires cryogéniques.

La tendance à l'accroissement de vitesse et de capacité s'affirmera sans doute au cours des prochaines années et il est probable que des solutions nouvelles permettront d'abaisser le prix des mémoires et d'apporter une plus grande souplesse dans leur utilisation. Dans cet ordre d'idée la réalisation de mémoires associatives dans lesquelles la recherche du contenu de la mémoire se ferait d'après ce contenu et non plus d'après des adresses codées fixes, apporterait un progrès certain.

## BIBLIOGRAPHIE

- J. A. RAJCHMAN : *A myriabit magnetic core matrix memory*. Proc. IRE, Vol. 41, p. 1407-1421, octobre 1953.
- J. A. RAJCHMAN and A. W. LO : *The Transfluxor*. Proc. IRE, p. 321-332, mars 1956.
- W. W. LAWRENCE JR. : *Recent developments in very high speed storage Technique*. Proc. EJCC, p. 101-103, décembre 1956.
- J. A. RAJCHMAN : *Ferrite apertured plate for random access memory*. Proc. IRE, Vol. 45, p. 325-334, mars 1957.
- R. L. GAVIN : *An analysis of the operation of a persistent supercurrent memory cell*. IBM J. Res. and Develop., Vol. 1, p. 304-308, octobre 1957.
- A. H. BOBECK : *A new storage element suitable for large sized memory arrays — The twistor*. Bell Syst. Tech. J., p. 1319-1340, novembre 1957.
- A. V. POHM and I. N. MITCHELL : *Magnetic film memories — A survey*. IRE Transactions on Electronic Computers, Vol. EC9, p. 308-314, septembre 1960.
- G. CONSTANTINE JR. : *New developments in load-sharing matrix switches*. IBM Journal, Vol. 4, p. 418-422, octobre 1960.
- J. A. RAJCHMAN : *Computer memories — A survey of the state of art*. Proc. IRE, p. 104-127, janvier 1961.

# ORGANISATION GÉNÉRALE DES CALCULATEURS ARITHMÉTIQUES<sup>1</sup>

par M. A. ROMANO<sup>2</sup>

## Introduction

Dans la *Critique de la raison pure*, Kant introduit une distinction entre jugements analytiques et jugements synthétiques, les premiers étant ceux dont la conclusion est implicitement contenue dans la définition des prémisses, les seconds ceux qui apportent un élément nouveau indémontrable. Il donne comme exemple l'égalité  $7 + 5 = 12$ , dont il a été facile de montrer par la suite qu'elle pouvait se démontrer par récurrence, c'est-à-dire par une forme évoluée de comptage, donc qu'elle était en fait un jugement analytique. Cet exemple est instructif, car, ainsi que nous le verrons, les calculateurs arithmétiques actuels sont des machines qui ne produisent que des jugements analytiques, c'est-à-dire en fait qui donnent des résultats contenus implicitement dans les données d'entrée, et nous allons suivre au cours du temps l'évolution des méthodes utilisées pour calculer la somme  $7 + 5 = 12$ .

## Arithmétique et comptage

La représentation la plus simple des nombres est par une série de bâtonnets, ainsi, l'égalité  $7 + 5 = 12$  peut aisément se vérifier dans ce système de numération, où elle devient  $||||| + |||| = |||||||$ .

Mais il est manifeste que ce système a des possibilités vite limitées lorsqu'on passe à des nombres tant soit peu importants ; d'où la représentation des nombres dans un système décimal (à base 10) sous la forme

$$N = a_n 10^n + a_{n-1} 10^{n-1} + \dots + a_1 \cdot 10 + a_0$$

où les  $a_i$  sont des entrées de 0 à 9 ; ainsi, dans ce système bien connu,

$$12 = 1 \cdot 10 + 2.$$

Mais un système de représentation ne vaut que par les modes opératoires qu'il permet pour effectuer les opérations arithmétiques. Le procédé le plus simple est le comptage, montré dans les exemples ci-dessus ; il a, ainsi qu'on le verra, été utilisé dans les calculateurs automatiques ; mais il est long et fastidieux, d'où l'introduction de méthodes plus rapides telles que la table de Pythagore pour l'addition ou la multiplication. Certains calculateurs (IBM 1620) utilisent ce dernier procédé pour effectuer ces opérations.

## Premiers essais de mécanisation du calcul

Parallèlement aux efforts pour simplifier le calcul (tels que abaques, tables de logarithmes, etc.), des essais de mécanisation furent entrepris dès le XVII<sup>e</sup> siècle. Pascal inventa la machine à additionner, qui calquait pour l'addition les procédés du calcul manuel ; elle était composée (fig. 1) d'une série de roues tournant par dixième de tour ; chaque roue représentait un chiffre du nombre, et sa position indiquait si ce chiffre était 0, 1, ..., 9. De plus, un système de report faisait que lorsqu'une roue passait de 9 à 0, elle faisait avancer la roue suivante d'un cran (notons que le report peut se propager de plusieurs positions vers la gauche — exemple :  $999 + 1$  — ce phénomène sera très important dans les calculateurs électroniques). Chaque roue contenait à l'intérieur une deuxième roue qui pouvait lui être soit solidaire, soit séparée ; pour effectuer  $7 + 5$ , on commençait par afficher 7 sur la

<sup>1</sup> Conférence prononcée à Genève le 4 décembre 1961, devant la section genevoise de l'Association suisse pour l'automatique (ASSPA).

<sup>2</sup> Ancien élève de l'École polytechnique et ingénieur ESE, au laboratoire IBM France.