

Zeitschrift: Bulletin des Schweizerischen Elektrotechnischen Vereins, des Verbandes Schweizerischer Elektrizitätsunternehmen = Bulletin de l'Association Suisse des Electriciens, de l'Association des Entreprises électriques suisses

Band: 78 (1987)

Heft: 21

Artikel: Entwicklung eines 32-bit-Arbeitsplatzrechners

Autor: Eberle, H.

DOI: <https://doi.org/10.5169/seals-903937>

Nutzungsbedingungen

Die ETH-Bibliothek ist die Anbieterin der digitalisierten Zeitschriften. Sie besitzt keine Urheberrechte an den Zeitschriften und ist nicht verantwortlich für deren Inhalte. Die Rechte liegen in der Regel bei den Herausgebern beziehungsweise den externen Rechteinhabern. [Siehe Rechtliche Hinweise.](#)

Conditions d'utilisation

L'ETH Library est le fournisseur des revues numérisées. Elle ne détient aucun droit d'auteur sur les revues et n'est pas responsable de leur contenu. En règle générale, les droits sont détenus par les éditeurs ou les détenteurs de droits externes. [Voir Informations légales.](#)

Terms of use

The ETH Library is the provider of the digitised journals. It does not own any copyrights to the journals and is not responsible for their content. The rights usually lie with the publishers or the external rights holders. [See Legal notice.](#)

Download PDF: 19.11.2024

ETH-Bibliothek Zürich, E-Periodica, <https://www.e-periodica.ch>

Entwicklung eines 32-bit-Arbeitsplatzrechners

H. Eberle

Am Institut für Informatik der ETH Zürich wurde der Arbeitsplatzrechner Ceres entwickelt. Basiselement des neuen Rechners ist ein 32-bit-Mikroprozessor NS32032, welcher auf die Verwendung von höheren Programmiersprachen ausgerichtet ist. Ein Hauptmerkmal, das wesentlich zur Attraktivität dieses Rechners beiträgt, ist die Möglichkeit, einen hochauflösenden Rasterbildschirm anzu-steuern. Der vorliegende Beitrag behandelt die Architektur und Realisierung des Rechners.

L'ordinateur Ceres a été développé à l'Institut d'informatique de l'Ecole polytechnique fédérale de Zurich (EPFZ). Il est basé sur un microprocesseur NS32032 qui est particulièrement bien adapté aux langages de programmation de haut niveau. La possibilité d'installer un écran à haute résolution contribue à l'attrait de cette machine. L'article décrit l'architecture et la réalisation de l'ordinateur.

Adresse des Autors

Hans Eberle, Dipl. El.-Ing. ETH, Institut für Informatik, ETH Zentrum, 8092 Zürich.

1. Lilith

Dank moderner Mikroelektronik können heute leistungsfähige Rechner direkt am Arbeitsplatz eingesetzt werden. Diese sogenannten Arbeitsplatzrechner müssen nicht wie die zentralen Grossrechner mit anderen Benutzern und Aufgaben geteilt werden; sie stehen einem Benutzer exklusiv zur Verfügung.

Die Idee des Arbeitsplatzrechners wurde erstmals beim Bau des Rechners Alto am Xerox-Forschungszentrum in Palo Alto im Jahre 1973 realisiert [1]. Beeinflusst von dieser Entwicklung wurde in den Jahren 1978 bis 1980 der Rechner Lilith am Institut für Informatik der ETH Zürich entwickelt [2], ein Rechner, der sich vor allem durch eine attraktive Benutzerschnittstelle auszeichnet und deshalb für interaktive Anwendungen prädestiniert ist.

Beachtenswert am Rechner Lilith ist ferner, dass er auf die höhere Programmiersprache Modula-2 ausgerichtet ist. Modula-2 war Teil des Lilith-Projektes und ist als Weiterentwicklung von Pascal zu betrachten [3]. Die Architektur des Rechners unterstützt nicht wie üblich in erster Linie den Assembler-Programmierer, der Maschinenbefehle zusammenfügt, sondern den Compiler, der Modula-2-Programme in Befehlsfolgen umsetzt. Das Resultat ist ein beträchtlicher Leistungsgewinn gegenüber konventionellen Strukturen. Realisiert wurde Lilith als mikroprogrammierter Kellerrechner¹ basierend auf der Bitslice-Technologie².

Eines der wichtigsten Ergebnisse des Lilith-Projektes ist die Erkenntnis, dass die Architektur eines Rechners den Anforderungen einer höheren Programmiersprache gerecht werden muss, d.h. dass Hardware und Software eines Rechnersystems aufeinander abgestimmt und als Einheit entwickelt werden müssen. Der Rechner

Lilith wird von einer amerikanischen Firma als Produkt vertrieben. Am Institut für Informatik werden über 80 dieser Rechner erfolgreich für Forschungsarbeiten und für den Informatikunterricht eingesetzt.

2. Zielsetzung für Ceres

Nachdem leistungsfähige Ein-Chip-Prozessoren auf den Markt kamen, die auf den Gebrauch von höheren Programmiersprachen ausgerichtet sind, war die Motivation gegeben, einen neuen Rechner zu entwickeln. Das Projekt ist den Bemühungen von Professor N. Wirth zu verdanken, nutzbare Werkzeuge für Forschung und Ausbildung zu entwickeln. Der neue Rechner Ceres³ ist ein Beispiel für eine einfache Rechnerarchitektur und eine sorgfältige Realisierung mit minimalem Aufwand. Hochschulentwicklungen können in einer Umgebung getätigt werden, die frei ist von kommerziellen Anforderungen wie Kompatibilität mit existierenden Produkten oder Industriestandards. Diese Freiheit ist aber zugleich eine Verpflichtung, einfache und klare Konzepte aufzuzeigen.

¹ Im Gegensatz zur Registermaschine werden bei der Kellermaschine die Zwischenergebnisse von arithmetischen Auswertungen nicht in Registern, sondern in einem Kellerspeicher (stack) verwaltet.

² Rechen- und Steuerwerk eines Bitslice-Prozessors werden aus einzelnen «Scheiben» (einige Bits) zusammengefügt. Während bei monolithischen Mikroprozessoren die gesamte Maschinenarchitektur bereits vom Hersteller festgelegt wird, kann bei einem Bitslice-Prozessor ein beliebiger Befehlssatz und eine fast beliebige Rechnerarchitektur gewählt werden.

³ Der Name Ceres ist ein Akronym und steht für Computing Engine for Research, Engineering, and Science. In der altitalischen und später griechischen Mythologie ist Ceres die Göttin der Fruchtbarkeit.

Neben den genannten Kriterien sollte der neue Rechner Ceres folgende Anforderungen erfüllen:

- Er soll wie sein Vorgänger Lilith eine optimale Umgebung für die Entwicklung und Ausführung von Modula-2-Programmen bieten.
- Er soll bezüglich Aufbau einfach, modular und damit auch erweiterbar sein.
- Er soll leistungsfähig, aber trotzdem möglichst kostengünstig sein.
- Der Einsatz eines modernen Mikroprozessors sollte die Möglichkeit bieten, aktuelle VLSI-Bausteine kennenzulernen und deren Implementation zu beurteilen.

3. Rechnerarchitektur

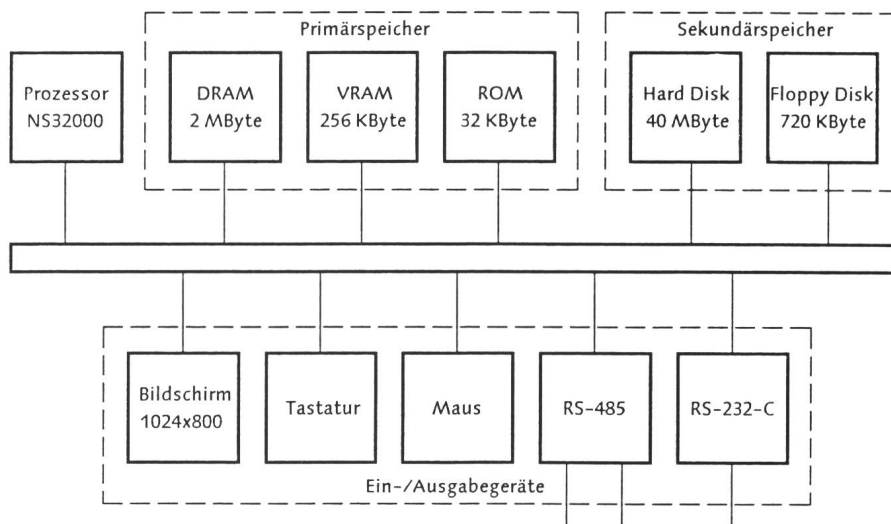
Die Hardware von Ceres besteht aus einem 32-bit-Mikroprozessor aus der Prozessorfamilie 32000 der Firma National Semiconductor [4], einem Primärspeicher, einem Sekundärspeicher und mehreren Ein-/Ausgabegeräten. Diese beinhalten einen hochauflösenden Bildschirm, eine serielle Tastatur, eine Maus, eine RS-232-C- und zwei RS-485-Schnittstellen. Ein Blockdiagramm der Hardwarestruktur ist in Figur 1 dargestellt. Eine detaillierte Beschreibung inklusive sämtlicher Schematas ist in [5] enthalten.

3.1 Prozessor

Das Herz des Ceres-Rechners ist die 32-bit-Zentraleinheit NS32032. Zwei Koprozessoren bieten Hardwareunterstützung für virtuelle Speicherverwaltung und Gleitkommaarithmetik. Der Prozessor arbeitet mit einer Taktfrequenz von 10 MHz, und die Zykluszeit eines Speicherzugriffs beträgt 400 ns. Der Adressbereich umfasst 16 Mbyte, das Repertoire des Prozessors 83 Instruktionen mit 9 Adressierungsmodi.

3.2 Primärspeicher

Der Primärspeicher enthält 2 Mbyte dynamischen Speicher (erweiterbar), 256 Kbyte Video-Pufferspeicher und 32 Kbyte Festwertspeicher. Der erstere ist mit 256 Kbit dynamischen RAM aufgebaut und ist mit Paritätsüberprüfung ausgestattet, welche es ermöglicht, Einzelbitfehler innerhalb eines Datenbytes zu erkennen. Ein spezieller Typ eines dynamischen Speicher-Bausteins, ein 64-Kbit-Video-RAM, wird für die Speicherung der Bildschirminformation verwendet. Der Festwertspeicher besteht aus 64-Kbit-ROM,



Figur 1 Hardwarestruktur des Rechners Ceres

DRAM Dynamic Random Access Memory, dynamischer Speicher mit wahlfreiem Zugriff
 VRAM Dynamic Video Random Access Memory, dynamischer Video-Speicher mit wahlfreiem Zugriff
 ROM Read-Only Memory, Festwertspeicher

welche einen Bootstrap-Lader⁴ und Diagnosesoftware enthalten.

3.3 Sekundärspeicher

Der Sekundärspeicher besteht aus einem Festplattenlaufwerk und einem Diskettenlaufwerk. Das 5,25"-Festplattenlaufwerk hat eine formatierte Kapazität von 40 Mbyte, eine Zugriffszeit von 40 ms und eine Datentransferrate von 5 Mbit/s. Für den Austausch oder die Sicherung von Daten steht ein 3,5"-Diskettenlaufwerk zur Verfügung mit einer Kapazität von 720 Kbyte, einer Zugriffszeit von 94 ms und einer Datentransferrate von 250 Kbit/s.

3.4 Ein-/Ausgabegeräte

Nebst einer seriellen ASCII-Tastatur dient eine optomechanische Drei-Tasten-Maus als Eingabegerät.

Auf dem hochauflösenden 17"-Rasterbildschirm können 819 200 Bildpunkte dargestellt werden, welche in einer Matrix, der sogenannten Bitmap, abgespeichert sind (800 Zeilen und 1024 Spalten). Jeder Bildpunkt

⁴ Der Bootstrap-Lader ist ein einfaches Programm, welches fest im Rechner installiert ist. Es ermöglicht das Laden eines leistungsfähigeren Programms, beispielsweise des Betriebssystems, welches sich im Sekundärspeicher befindet.

⁵ kein Zeilensprungverfahren

wird als 1 Bit abgespeichert, d.h. er kann nur den Wert schwarz oder weiss annehmen. Der Bildschirm wird mit 62 Vollbildern⁵ pro Sekunde regeneriert und ist damit praktisch flimmerfrei.

Die Kommunikationsmöglichkeiten bestehen aus drei seriellen Schnittstellen. Eine Standard-RS-232-C-Schnittstelle ermöglicht asynchronen Datenaustausch mit Übertragungsraten von 50 bis 38 400 bit/s. Höhere Übertragungsraten bis 230,4 kbit/s können mit zwei RS-485-Schnittstellen erreicht werden. Letztere lassen nicht nur Punkt-zu-Punkt-Verbindungen, sondern auch Mehrpunktverbindungen zu, womit ein Billignetzwerk realisiert werden konnte.

4. Prozessorarchitektur

Der Mangel vieler Prozessorarchitekturen ist die semantische Lücke zwischen der höheren Programmiersprache und der Maschinensprache bzw. Assemblersprache: die Objekte, d.h. Programmvariablen eines bestimmten Typs, und die Operationen der Programmiersprache lassen sich nur mangelhaft auf die Objekte und Operationen der Maschinensprache abbilden. Die semantische Lücke führt zu Unzuverlässigkeit der Software, übermässiger Programmgrösse und Komplexität des Compilers. Typische Quellen dieser Probleme sind:

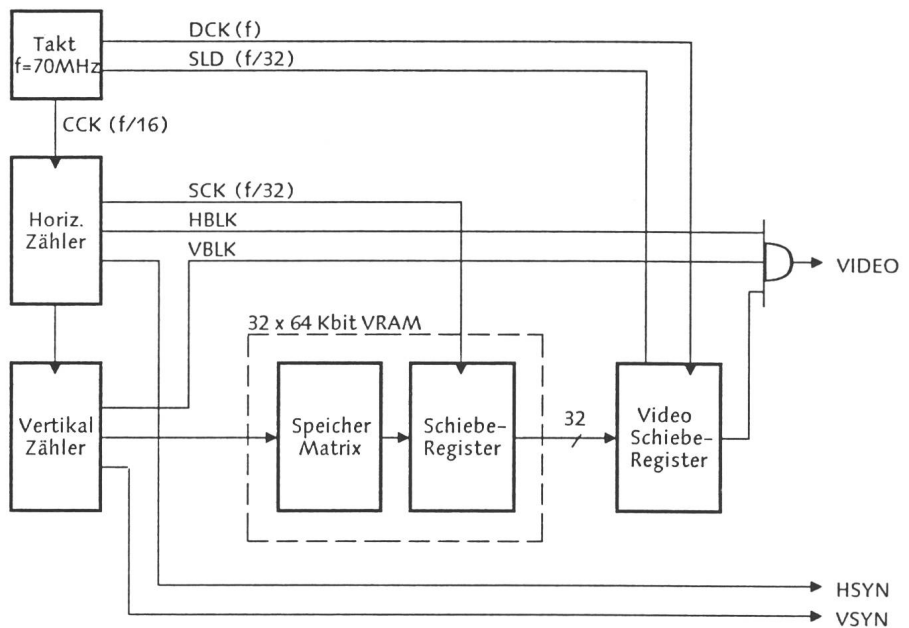
- Datenstrukturen (ARRAY, RECORD usw.): Die Maschinsprache verfügt nicht über geeignete Adressierungsmodi, um auf einzelne Elemente einer Datenstruktur zuzugreifen. Es ist zudem möglich, dass der eingeschränkte Gültigkeitsbereich eines Objekts, beispielsweise einer Indexvariablen, von der Maschine nicht beachtet wird.
- Programmstrukturen (Prozeduren, Module usw.): Die Maschinsprache verfügt nicht über Mechanismen zum Aufruf externer Prozeduren. Ferner kann vorkommen, dass die von der Programmstruktur gegebene Einschränkung des Zugriffs auf Datenobjekte von der Maschine nicht beachtet wird.

Gerade die Modulorganisation ist ein wesentlicher Bestandteil moderner Programmiersprachen und ein unerlässliches Hilfsmittel zur Konstruktion von grossen modularen Softwaresystemen [6]; sie findet allerdings erst langsam Beachtung bei der Konzeption von Prozessorarchitekturen.

Fortschrittlich in diesem Sinne ist die Prozessorfamilie NS32000. Ihr symmetrischer⁶ Instruktionssatz gestattet eine vergleichsweise effiziente Abbildung der Programmiersprache auf die Maschinsprache. Sie ist aber doch nicht ganz zu vergleichen mit der optimalen Lilithprozessorarchitektur.

Eine Untersuchung verschiedener Prozessorarchitekturen [7] hat ergeben, dass ein in Maschinsprache übersetztes Modula-2-Programm für den National-Prozessor NS32000 durchschnittlich 1,5mal, für den Motorola-Prozessor MC68000 2,3mal und für den Intel-Prozessor I8086 sogar 4mal so viel Speicherplatz benötigt wie für Lilith. Vergleicht man weiter die Komplexität der Compiler, so sieht man, dass derjenige für den NS32000 1,8mal, der für den MC68000 3,3mal und der für den I8086 5,7mal so gross ist wie derjenige für Lilith. Der Lilith-Prozessor ist also sämtlichen Mikroprozessoren in bezug auf die Code-dichte mit Abstand überlegen. Unter den Mikroprozessoren schneidet der NS32000 am besten ab.

⁶ Bei einem symmetrischen Instruktionssatz lassen sich alle Adressierungsarten auf alle Operanden und alle Operatoren auf jeden Datentyp anwenden.



Figur 2 Ansteuerung des Rasterbildschirms

| | | | |
|------|-----------------------------|-------|-----------------------------|
| DCK | Video-Schieberegister-Takt | VBLK | Vertikale Austastlücke |
| SLD | Video-Schieberegister-Laden | HSYN | Horizontale Synchronisation |
| CCK | Zählertakt | VSYN | Vertikale Synchronisation |
| SCK | VRAM-Schieberegister-Takt | VIDEO | Seriell Video-Signal |
| HBLK | Horizontale Austastlücke | | |

5. Rastergraphik

Ein wichtiges Merkmal von Ceres ist der hochauflösende Bildschirm. Die bereits genannte Auflösung von 800 Zeilen zu je 1024 Bildpunkten hebt ihn deutlich von anderen Geräten ab. Sein Bildinformationsgehalt ist um einen Faktor 4,7 höher als beim Apple-Macintosh (512x342 Bildpunkte) und um einen Faktor 3,2 höher als beim IBM-PC (640x400 Bildpunkte).

Während manche Systeme, wie das Fernsehen, die erforderliche Bandbreite mit Hilfe des Zeilensprungverfahrens (Interlacing) reduzieren, werden bei Ceres 62 Vollbilder pro Sekunde erzeugt. Dadurch wird eine hohe Bildqualität erreicht, welche auch ein längeres ermüdungsfreies Arbeiten gestattet. Berücksichtigt man die Dunkelzeiten, welche für den Zeilen- und Bildrücklauf des Elektronenstrahls benötigt werden, so erhält man bei den gegebenen Parametern eine Videobandbreite von 70 MHz. Trotzdem gestaltet sich die für die Bild-darstellung zuständige Hardware einfach. Die Bildschirm-kontrolleinheit (Fig. 2) besitzt folgende Aufgaben:

- Erzeugung der horizontalen und vertikalen Synchronisationssignale

gemäss dem spezifizierten Bildformat,

- Adressierung und Auslesen des Bildspeichers,
- Ansteuerung des Bildschirms unter Berücksichtigung der horizontalen und vertikalen Austastlücken.

Beachtenswert ist die Realisierung des Bildschirmspeichers unter Verwendung von VRAM (Fig. 3). Das verwendete Video-RAM TMS4161 von Texas Instruments entspricht einem gewöhnlichen 64Kx1 bit-DRAM, welches intern als Speicher-matrix von 256 Zeilen zu je 256 Speicherzellen organisiert ist. Zusätzlich verfügt es über ein 256 bit breites Schieberegister, welches mit dem Inhalt einer gesamten Speicherzeile geladen werden kann. Auf das DRAM und das Schieberegister kann gleichzeitig zugegriffen werden, auf das DRAM zur Bilderzeugung durch den Prozessor, auf das Schieberegister zur Bild-darstellung am Bildschirm durch die Bildschirm-kontrolleinheit. Dank dieser kostengünstigen Technik kann ein breitbandiges serielles Videosignal erzeugt werden, ohne dass der Prozessor beim Zugriff auf den Bildschirmspeicher merklich eingeschränkt würde.

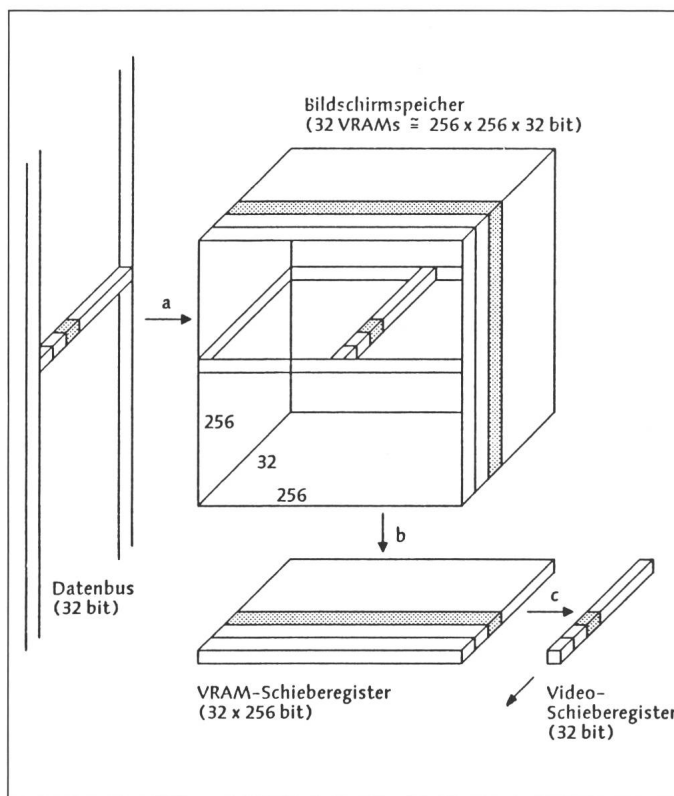
Figur 3
Organisation des
Bildschirmspeichers

Das Videosignal entsteht durch serielles Auslesen der VRAM.

a Beim Zugriff des Prozessors auf den Bildschirmspeicher wird je eine Speicherzelle von 32 VRAMs ausgewählt, also insgesamt 32 bit.

b Beim Zugriff der Bildschirmkontrollleinheit auf den Bildschirmspeicher werden die VRAM-Schieberegister von 32 VRAMs geladen; das entspricht 32 Speicherzeilen oder 8192 bit.

c Die VRAM-Schieberegister können unabhängig von Zugriffen des Prozessors auf den Bildschirmspeicher ausgelesen werden.



auf dem softwarekompatiblen 32-bit-Prozessor NS32032, zu entwickeln. Der zweite, überarbeitete Entwurf war im Herbst 1985 abgeschlossen. Die Weiterentwicklung zur Serienreife und die Herstellung der ersten Serie nahmen ein weiteres Jahr in Anspruch.

Für die Entwicklung von Hardware und Software des Ceres-Rechners war sein Vorgänger Lilith ein unerlässliches Hilfsmittel. So wurden darauf nicht nur die Schemata und die Vorlagen für die Leiterplatten, sondern auch das Betriebssystem [9] und der Compiler [10] entwickelt. Die Hardware wurde mit Hilfe eines Kathodenstrahlzilographen, die Software mit Hilfe eines einfachen Monitor-Programms ausgetestet. Der bewusste Verzicht auf aufwendige Entwicklungswerkzeuge zwang zu klaren und einfach realisierbaren Konzepten.

Seit Ende letzten Jahres stehen am Institut für Informatik 30 Ceres-Rechner im Einsatz. Eine weitere Serie von 20 Rechnern ist im Bau. Die Kosten für Material und Herstellung in einer Pilotserie beliefen sich pro Maschine auf SFr. 11 500.-.

Da der Prozessor zu jedem Bildpunkt im Bildschirmspeicher Zugriff hat, ist die Verarbeitung von Text und Graphik gleichermaßen attraktiv. Jedes Schriftzeichen eines Textes wird beispielsweise dadurch erzeugt, dass sein Bitmuster an die entsprechende Stelle der Bitmap kopiert wird. Dadurch ergibt sich die Möglichkeit, Zeichen in verschiedener Grösse, Dicke und Neigung oder gar in verschiedenen Stilen darzustellen. Dies ist besonders attraktiv für die moderne Verarbeitung von Dokumenten, wobei jedoch eine substantielle Rechenleistung vorausgesetzt wird.

Eine Anwendung, die diese Möglichkeiten voll ausnutzt, ist der Dokumenteneditor Lara [8]. Die Figur 4 zeigt eine Momentaufnahme des Bildschirms beim Editieren von Dokumenten.

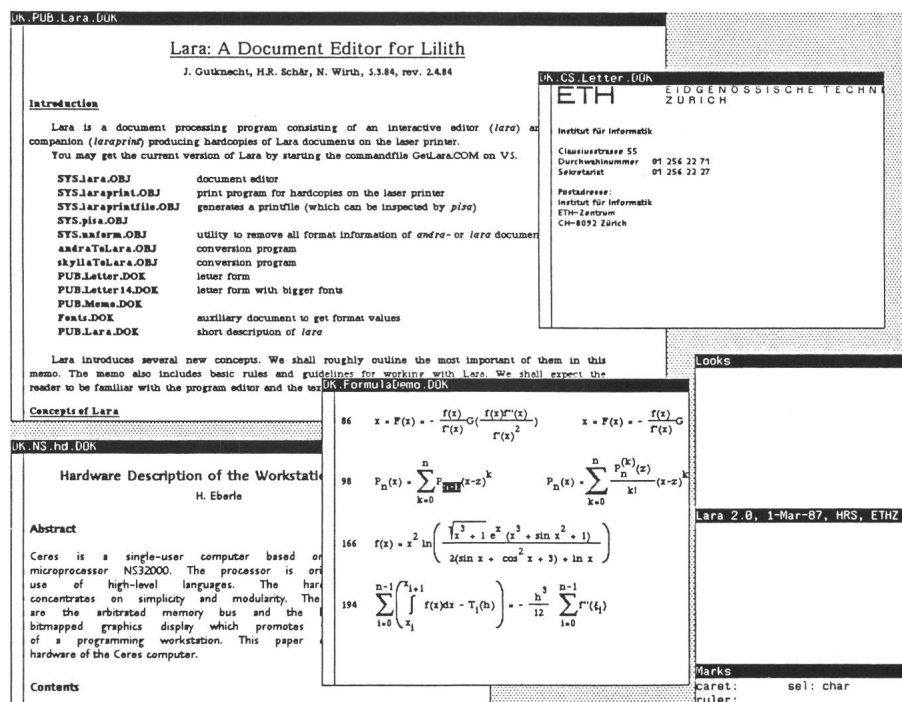
abzeichnete, dass sich künftige Entwicklungen auf 32-bit-Prozessoren konzentrieren würden, beschloss man, einen weiteren Prototypen, basierend

7. Erfahrungen

Der Arbeitsplatzrechner Ceres ist ein leistungsfähiges Software-Ent-

6. Realisierung

Mit dem Ceres-Projekt wurde Anfang 1984 begonnen, nachdem die Hardwarearchitektur von Professor N. Wirth definiert worden war. Ein erster Prototyp war ein Jahr später, im Frühling 1985, fertiggestellt. Dieser basierte noch auf dem 16-bit-Prozessor NS32016. Da sich aber schon damals



Figur 4 Bildschirm beim Editieren eines Dokumentes

wicklungswerkzeug. Die Einfachheit des Systems hat weitere Forschungsarbeiten, wie beispielsweise den Bau von Betriebssystemen, erleichtert. Die komfortable Benutzerschnittstelle zeigt sich als besonders nützlich beim Bau von Editoren für die Verarbeitung von Texten und Graphiken.

Die Erfahrungen mit hochintegrierten Schaltungen, die das Projekt ermöglichten, sind kurz gesagt folgende: Obschon anzuerkennen ist, dass erst dank hochintegrierten Schaltungen der Einsatz von Rechnern am Arbeitsplatz möglich geworden ist, so muss man doch leider feststellen, dass beim Entwurf von Mikroprozessoren weniger Wert auf Korrektheit und Vollständigkeit als vielmehr auf Effizienz, d.h. auf Verarbeitungsgeschwindigkeit gemessen mit Hilfe von Benchmark-Programmen gelegt wird. Diese fehlende Sorgfalt ist allgemein bei der Im-

plementation von hochintegrierten Schaltungen festzustellen. Bauteile werden oft zu früh und damit nicht korrekt funktionierend ausgeliefert. Dadurch werden Entwicklungsarbeiten nicht nur erheblich verzögert, sondern bisweilen sogar in Frage gestellt. Es bleibt deshalb dem Anwender solcher Bausteine überlassen, die verfügbaren Bauteile kritisch zu prüfen und anwendungsgerecht einzusetzen.

Literatur

- [1] C.P. Thacker a.o.: Alto: A personal computer. Report CSL-79-11. Palo Alto/California, Xerox Palo Alto Research Center, 1979.
- [2] N. Wirth: The personal computer Lilith. ETH-Institut für Informatik - Bericht Nr. 40.

Zürich, Eidgenössische Technische Hochschule, 1981.

- [3] N. Wirth: Programming in Modula-2. Third edition. - Texts and monographs in computer science - Berlin/Heidelberg/New York, Springer-Verlag, 1985.
- [4] Series 32000 databook. Santa Clara/California, National Semiconductor, 1986.
- [5] H. Eberle: Hardware Description of the workstation Ceres. ETH-Institut für Informatik - Bericht Nr. 70. Zürich, Eidgenössische Technische Hochschule, 1987.
- [6] J. Gutknecht: Modulare Programmierung mit Modula-2. Bull. SEV/VSE 78(1987)1, S. 8...14.
- [7] N. Wirth: Microprocessor architectures: A comparison based on code generation by a compiler. Communication of the ACM (Association for Computing Machinery) 29(1986)10, p. 978...990.
- [8] H. Schär: Die Integration mathematischer Formeln in den Dokumenteneditor Lara. Informationstechnik 28(1986)6, S. 352...360.
- [9] F. Peschel and M. Wille: Porting Medos-2 onto the Ceres workstation. ETH-Institut für Informatik - Bericht Nr. 78. Zürich, Eidgenössische Technische Hochschule, 1987.
- [10] N. Wirth: A fast and compact compiler for Modula-2. ETH-Institut für Informatik - Bericht Nr. 64. Zürich, Eidgenössische Technische Hochschule, 1985.

LYNX-DIAMANT



Mit Sylvania's brillantem Adapter passt jetzt das modernste Licht in jede herkömmliche Fassung.

Worauf viele gewartet haben: Eine Kompakt-Leuchtstofflampe, die auch ohne das teure Vorschaltgerät ersetzt werden kann. Lynx-Diamant – das neue und revolutionäre, 2teilige Lichtsystem.

Einerseits die energiesparende Lynx Kompakt-Leuchtstofflampe – andererseits der neue, diamantförmige Adapter von Sylvania, dessen Lebensdauer der von 10 Lampen entspricht und der ausserdem mit einer 5jährigen Garantie versehen ist.

Wenig Energieverbrauch, warmes, angenehmes Licht, vereinfachter Unterhalt und lange Lebensdauer verleihen dieser Lichtquelle glänzende Anwendungseigenschaften im Innen- und Aussenbereich.

Sylvania Lynx-Diamant – die brillante Verbindung.

Coupon: Bitte senden Sie weitere Informationen über Sylvania Lynx-Diamant.

Name _____

Adresse _____

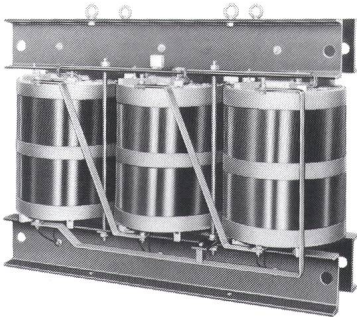
SEV

SYLVANIA

GTE

GTE SYLVANIA AG, 4, ch. des Léchères, 1217 Meyrin,
Tel. 022/82 00 72, Tx 28 233

Ein Trockentrafo nach der Trockenübung.



Bevor wir einen solchen Trafo bauen, machen wir eine sorgfältige «Trockenübung»: computergestütztes Berechnen und Konstruieren, entsprechend den gewünschten Anforderungen. Danach fertigen wir auf modernsten Maschinen: ein- oder dreiphasige Trockentrafos, mit Band- oder Drahtwicklung aus Alu oder Kupfer, für Leistungsbereiche bis 2,5 MVA und Isolierspannungen bis Reihe 72,5 kV (AC und DC).

Verlangen Sie detaillierte Informationen unter dem Stichwort «Trockentransformatoren».

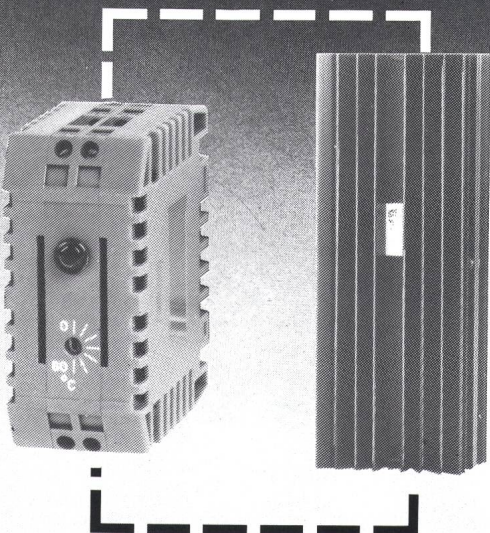
**Elektro-Apparatebau
Olten AG**

Tannwaldstrasse 88
Postfach
CH-4601 Olten

Telefon 062-25 22 50
Telex 981 602
Telefax 062-26 21 62

e a o 

Die Kombination zur Verhinderung von Kondenswasser



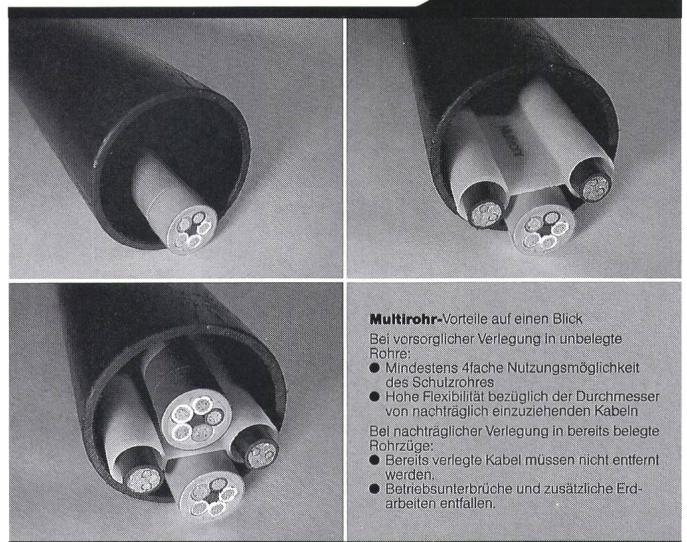
Speziell geeignet für optimales Klima in Schaltschränken, Kabinen oder Stationen.

Der Feuchtesensor im HYGROTHERM erfasst den Taupunkt. Kombiniert mit einem Heizgerät verhindert er somit die Bildung von Kondenswasser. Mit dem ebenfalls eingebauten Temperaturregler kann gleichzeitig die gewünschte Lufttemperatur erreicht werden.

ELTAVO Walter Bisang AG
Elektro- und Industrieprodukte
CH-8222 Beringen/Schaffhausen
Telefon 053 7 26 66, Telex 89 60 85 elta

eltavo

Wir tun sichtbar mehr für Sie



Multirohr-Vorteile auf einen Blick
Bei vorsorglicher Verlegung in unbelegte Röhre:

- Mindestens 4fache Nutzungsmöglichkeit des Schutzrohres
- Hohe Flexibilität bezüglich der Durchmesser von nachträglich einzuziehenden Kabeln

 Bei nachträglicher Verlegung in bereits belegte Röhre:

- Bereits verlegte Kabel müssen nicht entfernt werden.
- Betriebsunterbrüche und zusätzliche Erdarbeiten entfallen.

Multirohr
– das System mit Zukunft

KUMMLER + MATTER AG HOHLSTR. 176 8026 ZÜRICH TEL. 247 47 47

Kummler+Matter

ELEKTROTECHNISCHE ANLAGEN





KNOBEL KLEINTRANSFORMATOREN-BAUREIHE ERÖFFNET NEUE MÖGLICHKEITEN IM LEUCHTENBAU.

- SCHLANKE BAUFORM
- MONTAGEFREUNDLICH
- PRÜFSPANNUNG 2 KV
- SCHRAUBKLEMMEN 2.5mm²
- AUSGELEGT FÜR 230 VOLT; DADURCH VERLÄNGERTE LAMPENLEBENSDAUER
- MIT ODER OHNE GEHÄUSE
- KTR/PTC MIT EINGEBAUTEM REVERSIBLEN KURZSCHLUSSSCHUTZ

«HINTER GUTEM LICHT STECKT»

KNOBEL

VERLANGEN SIE DEN KATALOG ODER DAS PERSÖNLICHE FACHGESPRÄCH MIT DEN GUT AUSGEBILDETEN MITARBEITERN.

KNOBEL

F. KNOBEL ELEKTROAPPARATEBAU AG
8755 ENNENDA TEL. 058 / 63 11 71

EIN UNTERNEHMEN DER H+H - WALTER MEIER HOLDING AG

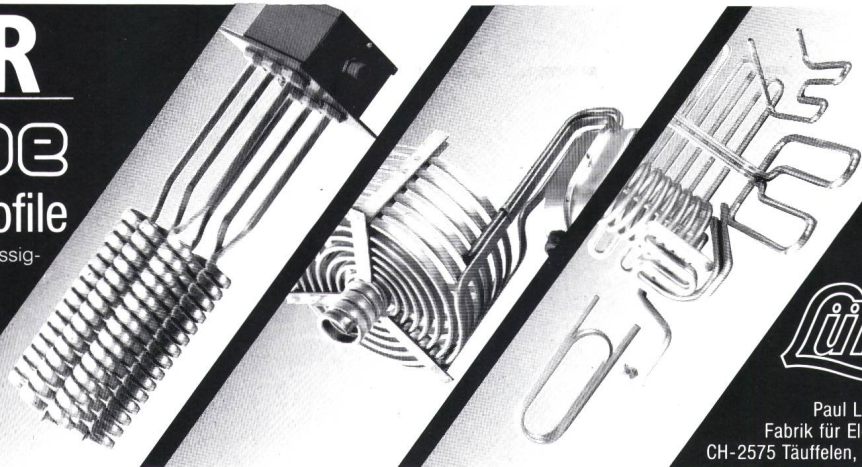
KNOBEL TRANSFORMATOREN FÜR NIEDERVOLT - HALOGEN GLÜHLAMPEN

LÜSCHER Heizstäbe

Flach- und Rundprofile

Tauchsieder oder Einbauelemente für Flüssigkeitsbeheizung sowie als Strahlungs- oder Konvektionsheizelemente.

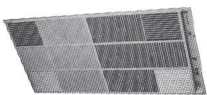
Einzelanfertigungen sind genauso unsere Spezialität wie Serienheizelemente. Wir lösen komplizierte Heizprobleme dank jahrzehntelanger Erfahrung und liefern alle Ersatzheizelemente für industrielle und gewerbliche Anwendungen.



Lüskon

Paul Lüscher-Werke
Fabrik für Elektroapparate
CH-2575 Täuffelen, 032 - 86 15 45

Für Abluft zu ANSON:



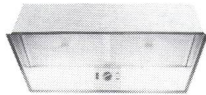
Deckenbündige

Reinluftgeräteschärfen in Warte- und Praxisräumen, Chefbüros, Konferenzzimmern geräuschlos reine, schwebstofffreie Luft. 220 V, 60 W. Ab Fr. 3950.—



Absaugarme

Ohne oder mit Absaug-Gebläsen. 15 cm Ø. Bis 400 cm Ausladung. Für saubere Arbeitsplätze ohne Dunst, Staub, Dämpfe, Gerüche. Preisgünstig!



Abzughauben/ Kapellen

Vorfabriziert für perfekte Arbeitsplatz-Absaugung in Versuchslaboren, Labors, Werkstätten etc. Zahlreiche Modelle. Preisgünstig!

**Fragen Sie uns an! ANSON AG 01/461 11 11
Friesenbergstrasse 108 8055 Zürich**

**Auf uns
und unsere
Lieferanten
ist Verlass**

Wir und unsere
1000 Lieferanten
garantieren
für
gute Produkte.

EM
Elektro-Material AG

Zürich, Basel, Bern, Genf, Lausanne, Lugano, Luzern

Die meisten begabten Kinder haben aussergewöhnliche Eltern.

1984 war das Geburtsjahr eines aussergewöhnlichen Unternehmens. Ein Kind, entstanden aus der Verbindung zweier der grössten Namen im Bereich der Telekommunikation und der elektronischen Technologie. Vom ersten Tag an war klar, AT&T und Philips Telecommunication ist nicht einfach irgend eine Firma. Denn beide Namen bürgen für aussergewöhnliche technologische Erfolge in ihren jeweiligen Arbeitsgebieten.

AT&T (American Telephone & Telegraph Company) stand immer an der Spitze im Bereich der gesamten Telekommunikation, so beispielsweise 1947, als der Transistor erfunden wurde. Ebenso beeindruckend sind die Leistungsausweise von Philips, Europas grösstem Elektronikkonzern. Neben dauernder



Innovation auf den Gebieten der Industrie- und Konsumelektronik sind es auch die modernsten Übertragungstechniken, für die der Name Philips heute im besonderen steht. Entwicklungen beispielsweise wie modernste Optikfasern und Kommunikationssysteme.

AT&T und Philips Telecommunication AG ist ein schweizerisches Unternehmen. Vertraut mit schweizerischen Verhältnissen, mit Entwicklungslabors und eigener Produktion in der Schweiz. Auf Weltspitzenniveau.

AT&T und Philips
Telecommunication AG
Postfach, 8045 Zürich
Telefon 01 488 44 11

AT&T und Philips Telecommunication AG. Ihre Verbindung mit der Zukunft.



PHILIPS

