

100 000 Transistoren für ein schnurloses Telefon : ADPCM-Sprachkodierung für Dect und CT2

Autor(en): **Daanen, Anton**

Objektyp: **Article**

Zeitschrift: **Bulletin des Schweizerischen Elektrotechnischen Vereins, des
Verbandes Schweizerischer Elektrizitätsunternehmen = Bulletin de
l'Association Suisse des Electriciens, de l'Association des
Entreprises électriques suisses**

Band (Jahr): **84 (1993)**

Heft 17

PDF erstellt am: **13.09.2024**

Persistenter Link: <https://doi.org/10.5169/seals-902715>

Nutzungsbedingungen

Die ETH-Bibliothek ist Anbieterin der digitalisierten Zeitschriften. Sie besitzt keine Urheberrechte an den Inhalten der Zeitschriften. Die Rechte liegen in der Regel bei den Herausgebern.

Die auf der Plattform e-periodica veröffentlichten Dokumente stehen für nicht-kommerzielle Zwecke in Lehre und Forschung sowie für die private Nutzung frei zur Verfügung. Einzelne Dateien oder Ausdrucke aus diesem Angebot können zusammen mit diesen Nutzungsbedingungen und den korrekten Herkunftsbezeichnungen weitergegeben werden.

Das Veröffentlichen von Bildern in Print- und Online-Publikationen ist nur mit vorheriger Genehmigung der Rechteinhaber erlaubt. Die systematische Speicherung von Teilen des elektronischen Angebots auf anderen Servern bedarf ebenfalls des schriftlichen Einverständnisses der Rechteinhaber.

Haftungsausschluss

Alle Angaben erfolgen ohne Gewähr für Vollständigkeit oder Richtigkeit. Es wird keine Haftung übernommen für Schäden durch die Verwendung von Informationen aus diesem Online-Angebot oder durch das Fehlen von Informationen. Dies gilt auch für Inhalte Dritter, die über dieses Angebot zugänglich sind.

Der Siegeszug der mobilen Telefone lässt sich kaum aufhalten. Mit grossem Aufwand werden in den Labors Schaltungen für die verschiedenen Übertragungsnormen entwickelt. Der vorliegende Beitrag beschreibt und erklärt die wichtigsten Funktionen des Adaptive Differential Pulscode Modulation-Codec PCD5032, welcher Sprachsignale in einen 32-kBit/s-Datenstrom umsetzt und komprimiert bzw. aus einem solchen Datenstrom rekuperiert (CCITT-Empfehlungen G.712 und G.721). Von besonderem Interesse ist das verwendete Philips-Bitstream-Verfahren, welches mit seinen ausgeklügelten Oversampling- und Noise-Shaping-Techniken eine platzsparende sequentielle Implementation auf FASELEC-SACMOS-Technik ermöglicht.

100 000 Transistoren für ein schnurloses Telefon

ADPCM-Sprachkodierung für Dect und CT2

■ Anton Daanen

Mobile Telefone stossen derzeit bei Anwendern und Herstellern auf grosses Interesse, wobei die digitalen Standards die analogen auf dem Markt sehr rasch in den Hintergrund drängen. Das Marktforschungsinstitut Dataquest schätzt, dass im Jahre 2000 etwa 10 Millionen Dect-Standard-Apparate verkauft werden [1]. In Anbetracht der Verkaufserfolge im (noch analogen) Mobiltelefonbereich erstaunt es nicht, dass die dafür reservierten Frequenzbereiche schon bald belegt sind und keine Erweiterung mehr zulassen. Dazu kommt, dass analoge mobile Telefone einander stören können, wenn ihre Zahl innerhalb eines geographischen Gebiets zu gross ist. Diese Probleme sollen neue Systeme lösen, die auf höheren Sende- und Empfangsfrequenzen und mit digitaler Signalübertragung arbeiten. Die neue Technologie erlaubt, den vorhandenen Frequenzbereich effektiver auszunutzen, die Qualität der Übertragung zu gewährleisten und zusätzliche Eigenschaften wie Abhörsicherheit, Datenübertragung, ISDN-Anschluss usw. zu ermöglichen. Eine wichtige Rolle bei der Lösung dieser Probleme spielt das bereits aus dem Mobilfunk (z.B. Natel C) bekannte zellulare Konzept. Dieses sieht vor, dass geographisch verteilt sogenannte Basisstationen eingerichtet werden, auf die mehrere Handsets

Zugriff haben. Diese Basisstationen werden im Abstand von 25 m bis zu einigen 100 m errichtet. Verlässt ein Handset den Bereich einer Basisstation, dann wird automatisch und ohne dass der Benutzer davon etwas merkt, die dem neuen Bereich zugehörige Basisstation die Verbindung übernehmen.

Es gibt einige Kommunikations-Standards, die für verschiedene Einsatzbereiche vorgesehen sind. Die in diesem Artikel beschriebene Schaltung ist zwar hauptsächlich für Dect entwickelt worden, kann aber auch für CT2 und drahtlose LAN benutzt werden [2]. Der vom Etsi festgelegte Dect-Standard [3] beschreibt die Signalübertragung zwischen einer Basisstation und einem bis mehreren Handsets. Dieser Standard findet seinen Einsatzbereich in Wohnungen (ein bis ein paar wenige Handsets) und grösseren Gebäuden wie Büros, Spitäler (bis 120 Handsets pro Basisstation). Abhängig von der Umgebungssituation wird eine der zehn möglichen Radiofrequenzen von 1880 bis 1900 MHz benutzt; dieses Verfahren wird als FDMA (Frequency Division Multiple Access) bezeichnet. Der gewählten Trägerfrequenz wird ein Signal aufmoduliert, welches zwölf Gespräche gleichzeitig beinhalten kann. Dazu werden die zwei Techniken TDMA (Time Division Multiple Access) und TDD (Time Division Duplex) kombiniert angewendet (Bild 1).

Um eine solche Anzahl von gleichzeitigen Gesprächen zu ermöglichen, wurde für Dect

Adresse des Autors:
Anton Daanen, FASELEC AG, Binzstrasse 44,
8045 Zürich.

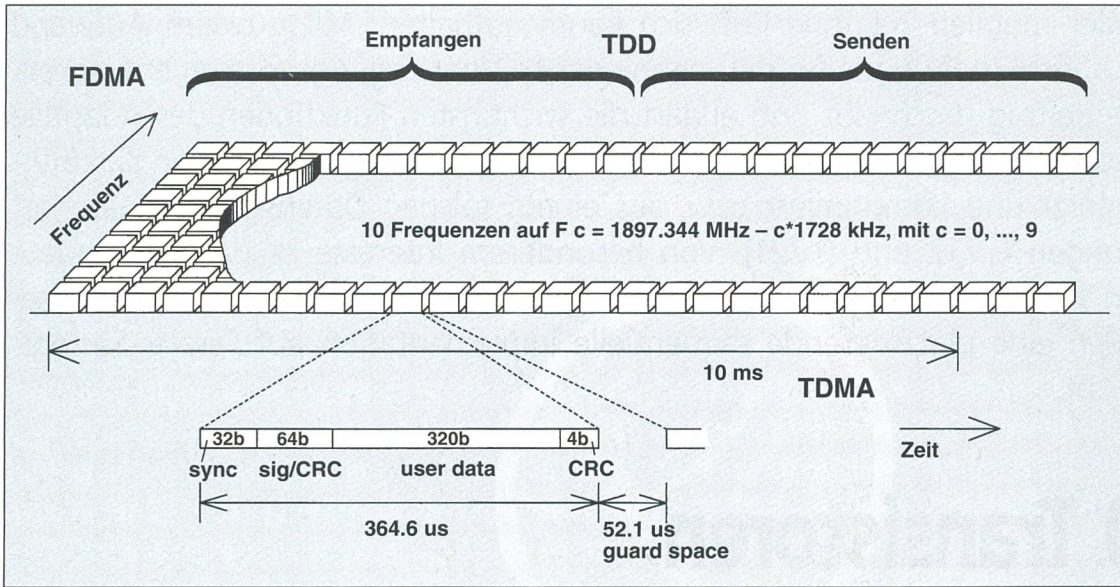


Bild 1 Dect-Rahmen-Struktur und Frequenzen

eine Sprachkomprimierung auf 32 kBit/s mit ADPCM-Kodierung gemäss CCITT-Empfehlung G.721 festgelegt [4]. Der vorliegende Artikel beschreibt die Funktionsweise des Chips PCD5032, der ein analoges Sprachsignal über ein digitales PCM-Signal in ein 32 kBit/s-ADPCM-Signal umwandelt und umgekehrt. In Bild 2 ist ein möglicher Aufbau eines Dect-Handsets gezeigt [5]. Wie man sieht, ist der PCD5032 nur ein Chip aus dem Dect-Handset-Chipsatz von Philips. Im folgenden wird zuerst der Chip-Aufbau beschrieben. Es folgt dann ein Abschnitt über die Theorie des Bitstream-Verfahrens und danach eine Beschreibung der wichtigsten Funktionen wie A/D- und D/A-Wandlung, digitale Filterung und ADPCM-Kodierung.

Chip-Aufbau

In Bild 3 ist das Blockdiagramm des PCD5032 wiedergegeben. Auf der linken Seite befindet sich die G.721 ADPCM-Transkoder-Zelle, rechts sieht man den A/D- und den D/A-Pfad. An der Schnittstelle zwischen diesen beiden Funktionen findet die (serielle) Signalübertragung mit linearen 14-Bit-PCM-Signalen statt. Diese können auch am Pin PO abgegriffen werden, was eine weitere Signalverarbeitung (z.B. Echo Cancelling) in einem DSP möglich macht. Es ist zu beachten, dass alle im folgenden beschriebenen Mehr-Bit-Signale – mit Ausnahme derjenigen im ADPCM-Transcoder – von sequentieller Natur sind und als solche seriell

übermittelt und verarbeitet werden. Auf dem IC befinden sich zusätzliche Hilfsschaltungen wie der I²C-Interface-Block, über den verschiedene Chip-Parameter geändert werden können, der Clockgenerator oder der analoge Biasstrom- und Referenzspannungsgenerator, deren Signale über den ganzen Chip verteilt werden. Die Signaltrennung zwischen Sende- und Empfangskanal ist total. Es wird deshalb ein Teil des sendeseitigen Sprachsignals in den Empfangskanal zurückgekoppelt (Sidetone-Schaltung), damit der Sprecher seine eigene Stimme ebenfalls hört. Eine Ringer-Schaltung, welche das Telefon klingeln lässt und Informationssignale (wie z.B. «Besetzt») erzeugt, macht den Chip komplett.

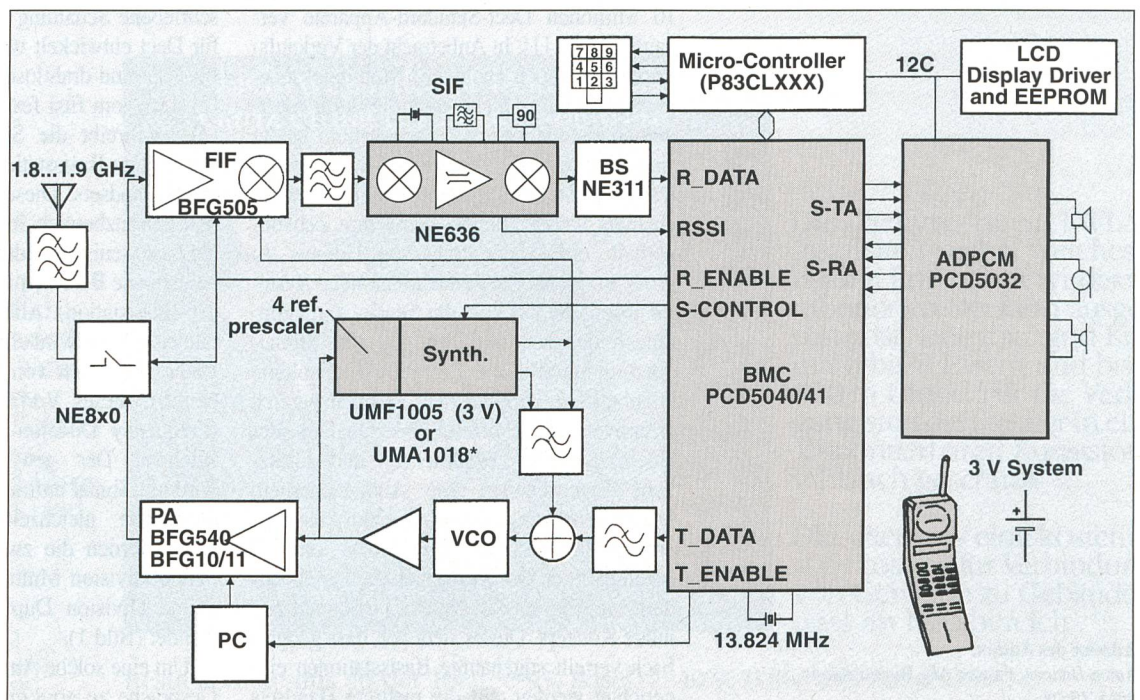
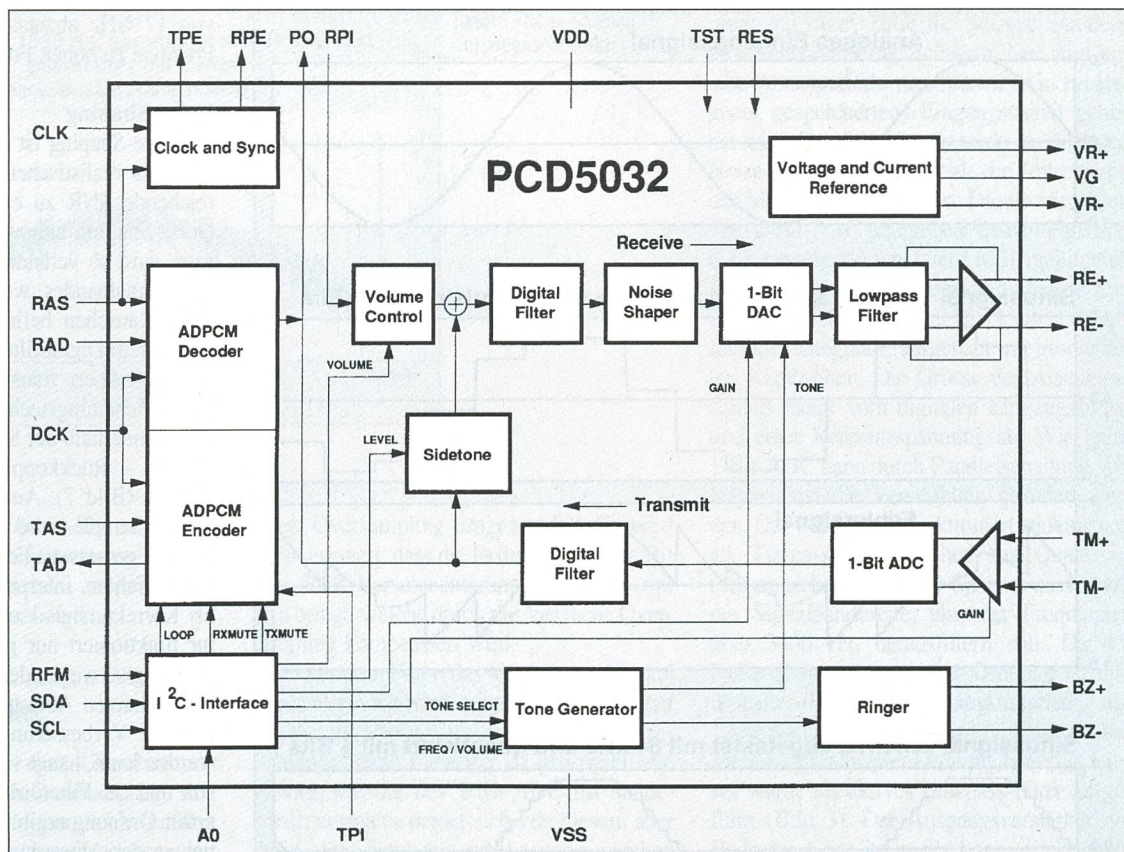


Bild 2 Blockschaltbild des Dect-Handset

Bild 3 Inhalt des PCD5032



Auf der analogen Seite werden Mikrofon, Lautsprecher und Klingel direkt an den Chip angeschlossen. Innerhalb des PCD5032 ist für eine gute Trennung zwischen den analogen und digitalen Teilen gesorgt, um einen hohen Signal-zu-Rausch-Abstand (bis zu 70 dB) garantieren zu können. Dies alles wird durch den PCD5032 mit wenig externen Komponenten, mit geringer Speisespannung und minimalem Stromverbrauch realisiert. Der PCD5032 ist im FASELEC-SACMOS-Prozess [6] entwickelt worden, der den Vorteil einer kleinen Chipoberfläche mit einer geringen Stromaufnahme kombiniert.

Theorie des Bitstream-Verfahrens

Das Bitstream-Verfahren, welches in den A/D- und D/A-Wandlern des PCD5032 benutzt wird, beruht auf Oversampling und Noise-Shaping. Beide sorgen dafür, dass der bei der 1-Bit-Quantisierung entstehende Rundungsfehler (Quantisierungsrauschen) im Frequenzbereich zu höheren Frequenzen verschoben wird. Damit kann das Quantisierungsrauschen im Signalband effizient vermindert werden. Für ein quantisiertes Signal ist das Signal-Rausch-Verhältnis SNR durch die einfache Formel

$$SNR(\text{dB}) < 6 \cdot B + 2 \quad (1)$$

gegeben, wobei B die Anzahl der Bits ist, mit denen das Signal dargestellt wird [7]. Eine

Quantisierung mit 1 Bit (für 2 Quantisierungsstufen) würde also nur eine SNR von etwa 8 dB ergeben.

Oversampling

Bei Oversampling werden mehr Samples (Abtastwerte) genommen, als bei blosser Einhaltung des Nyquist-Kriteriums nötig wären. Das Nyquist-Kriterium fordert eine Abtastfrequenz, die mindestens zweimal so hoch ist, wie die höchste im Signal vorkommende Frequenz, wobei für eine vollständige Signalrekonstruktion vorausgesetzt wird, dass die Amplitudenwerte mit absoluter Genauigkeit dargestellt werden. Diese Voraussetzung ist nach einer Diskretisierung der Amplitude (Quantisierung) natürlich nicht mehr erfüllt, was durch die Einführung einer Quantisierungsrauschquelle berücksichtigt wird. Mit Hilfe von Oversampling und Noise-Shaping kann man das Quantisierungsrauschen auf das geforderte Mass reduzieren. Im Extremfall reduziert man (wie weiter unten beschrieben) den Quantisierer auf einen 1-Bit-Komparator, der nur noch zwischen den beiden Stufen «Grösser» und «Kleiner» unterscheidet, und verlegt den Aufwand fast ganz auf den Oversampling- und Noise-Shaping-Mechanismus. Dieser Sachverhalt ist in den Bildern 4 und 5 dargestellt. In der Zeitbereichsdarstellung (Bild 4) erkennt man, dass das Amplituden-Fehler-signal beim Oversampling (unten) viel kleiner als beim Nyquistsampling (oben) ist und

dass es gegenüber diesem viel höhere Frequenzanteile besitzt. In der Frequenzbereichsdarstellung (Signalenergie-Spektrum, Bild 5) wiederholen sich die Signalspektren bei allen Vielfachen der Abtastrate. Das Frequenzspektrum des Quantisierungsrauschens ist mehr oder weniger flach. Obwohl es sich theoretisch über den ganzen Frequenzbereich erstreckt, sind nur die Frequenzanteile unterhalb der halben Abtastrate von Belang, da alle anderen bei der nachträglichen Verarbeitung herausgefiltert werden. Man kann zeigen, dass die Quantisierungsrauschleistung nur von der Höhe (und damit von der Anzahl) der Quantisierungsstufen abhängt, nicht aber von der Abtastrate [7]. Das bedeutet, dass die Leistungsdichte umgekehrt proportional mit der Abtastrate abnimmt bzw. dass bei Oversampling der Quantisierungsrauschpegel im Signalband (300–3400 Hz) entsprechend tiefer als beim Nyquist-Sampling zu liegen kommt, immer vorausgesetzt, dass das Rauschsignal ausserhalb des Signalbandes weggefiltert wird. Jede Verdoppelung der Abtastrate ergibt ein um 3 dB grösseres Signal-Rausch-Verhältnis. Wollte man allein durch Oversampling den 1-Bit-Kode auf ein SNR von 70 dB bringen, dann müsste man die Abtastrate etwa

$$(70 \text{ dB} - 8 \text{ dB})/3 \text{ dB} \approx 21 \quad (2)$$

mal verdoppeln. Ein 4 kHz breites Tonfrequenzsignal wäre dann mit einer Frequenz

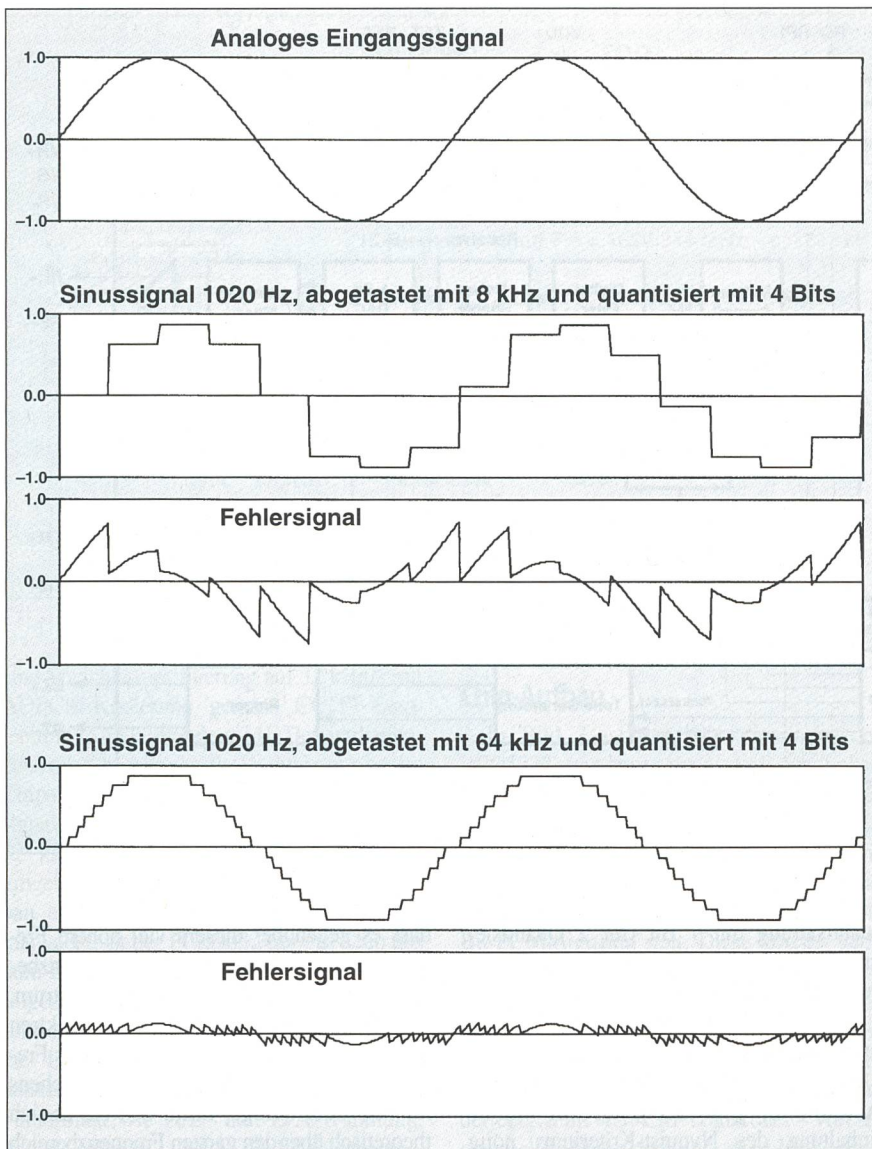


Bild 4 Darstellung des Oversampling im Zeitbereich

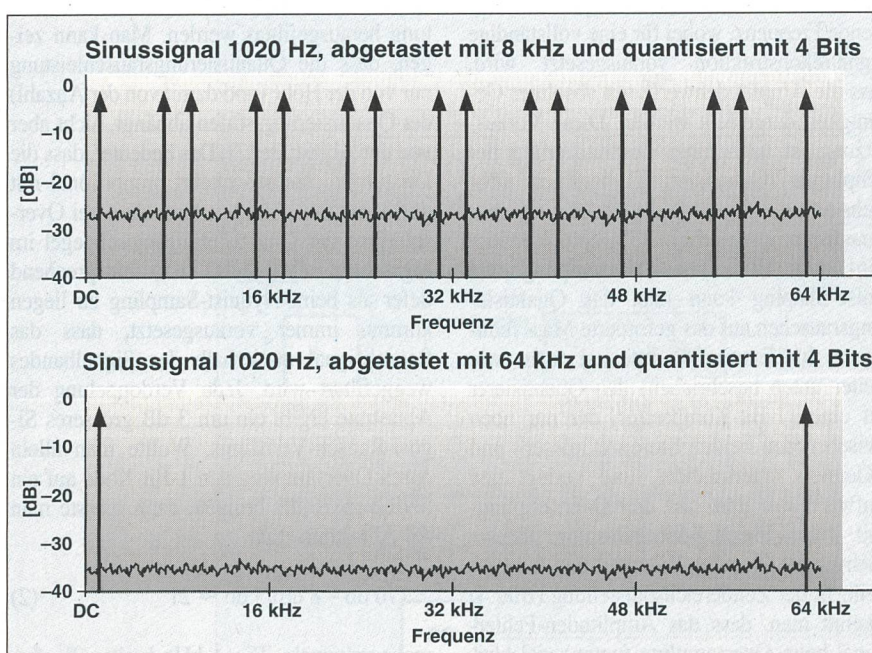


Bild 5 Darstellung des Oversampling im Frequenzbereich

von 17 GHz abzutasten, einer für CMOS-Prozesse zu hohen Frequenz.

Noise-Shaping

Noise-Shaping ist ein Mittel, das erlaubt, auch mit realistischen Abtastraten eine ausreichende SNR zu erreichen. In Bild 6 ist Noise-Shaping dargestellt. Das Rauschspektrum wird so verändert, dass sich innerhalb des Signalbandes weniger und ausserhalb mehr Rauschen befindet. Filtert man dann (mit einem Digitalfilter) das Signalband heraus, verbessert man gleichzeitig auch die SNR. Schaltungstechnisch wird das durch eine – innerhalb der Signalbandbreite gegenphasige – Rückkopplung des Fehlersignals erreicht (Bild 7). Anders gesagt, bei jedem neuen Sample wird der beim vorherigen Sample gemessene Fehler als Schätzwert des neuen Fehlers interpretiert und am Eingang als Korrektursignal zugefügt. Diese Korrektur funktioniert nur gut, weil sich das Eingangssignal wegen des Oversamplings in der relativ kurzen Abtastperiode kaum geändert hat. Die Verbesserung in SNR, die erreicht werden kann, hängt von der Filtercharakteristik und der Filterordnung ab. Für ein Filter erster Ordnung ergibt sich bei jeder Verdoppelung der Abtastrate ein SNR-Gewinn von 6 dB, zusammen mit den durch Oversampling gewonnenen 3 dB total 9 dB. Für ein Filter zweiter Ordnung beträgt der Gewinn pro Verdoppelung der Abtastrate insgesamt 15 dB. Es ist klar, dass Noise-Shaping nur bei Oversampling vorteilhaft angewendet werden kann.

Es gibt mehrere Gründe dafür, bei der A/D- und D/A-Wandlung den Umweg über einen überabgetasteten 1-Bit-Kode zu machen. Erstens können die beiden notwendigen analogen Tiefpassfilter, nämlich das Anti-Aliasing-Vorfilter (im A/D-Pfad) und das Rekonstruktionsfilter (im D/A-Pfad), sehr einfach realisiert werden, weil diese erst bei der halben Abtastrate hohe Dämpfungswerte erreichen müssen. Dazu genügt meistens ein passives RC-Filter erster oder zweiter Ordnung. Die Filterung des Signals innerhalb der Bandbreite von 300 bis 3400 Hz wird dann mittels eines sehr genauen Digitalfilters durchgeführt, das prozessunabhängig mittels Software generiert und einfach ausgetestet werden kann. Einziger Nachteil dieser Lösung ist die benötigte grosse Chipoberfläche. Zweitens ist mit einem A/D- oder D/A-Wandler, der bis auf 1 Bit quantisiert, eine sehr gute Linearität zu erreichen, da diese durch das Wandlungsprinzip und nicht durch das Matching der analogen Komponenten bestimmt wird. Dadurch können die Analogteile relativ einfach in jedem VLSI-CMOS-Prozess entwickelt werden. Weiterhin ermöglicht das 1-Bit-Eingangssignal zum Digitalfilter einen einfachen Aufbau des Eingangsteils dieses Filters (A/D-Seite). In [7]

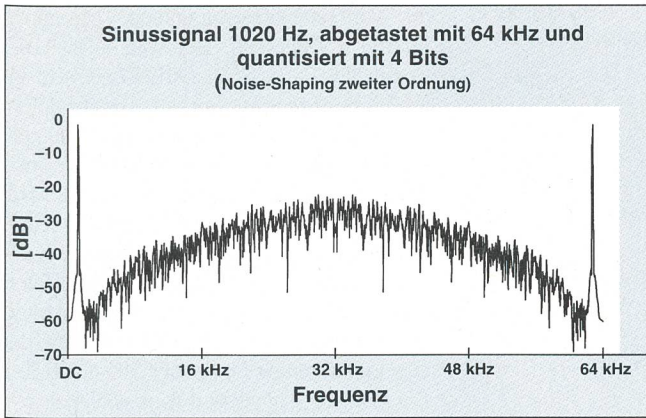


Bild 6 Noise-Shaping im Frequenzbereich

ist auch die Theorie der A/D- und D/A-Wandlung, basierend auf Oversampling und Noise-Shaping, beschrieben, wobei etwas mehr ins Detail gegangen wird.

A/D- und D/A-Wandler

Im PCD5032 wird eine Überabtastrate von 864 kHz (108faches Oversampling) verwendet. Zusammen mit einem Schleifenfilter zweiter Ordnung ergibt das ein System, mit dem theoretisch eine SNR von über 85 dB zu erreichen ist. Substratstörungen, thermisches und 1/f-Rauschen sowie weitere nicht einfache zu simulierende Effekte verschlechtern in der Praxis das Ergebnis etwas. In Bild 3 sind die Einzelblöcke der A/D- und D/A-Pfade dargestellt. Auf der Sendeseite befindet sich der 1-Bit-ADC, eine analoge Schaltung, die das analoge Eingangssignal des Mikrofons in einen 1-Bit-Kode mit einer Abtastrate von 864 kHz umwandelt. Die Schaltung ist gemäss Bild 7 aufgebaut, wobei das Filter zweiter Ordnung mit geschalteten Kapazitäten ausgeführt worden ist. Der Quantizer Q ist ein einfacher Komparator. Der 1-Bit-ADC-Block ist als Folge des relativ kleinen Mikrofonsignals (im 10-mV-Bereich) am empfindlichsten auf Störungen durch das darunterliegende Substrat und ist deshalb völlig symmetrisch aufgebaut worden. Durch Parallelschaltung von Kondensatoren im Eingangsteil kann die Verstärkung geändert werden. Zum A/D- und D/A-Pfad gehören auch die beiden Digitalfilter-Blöcke. Im Digitalfilter des A/D-Pfades wird der 1-Bit-Kode in einen 14-Bit-PCM-Kode mit 8-kHz-Abtastrate umgewandelt und extern über Pin PO und TPI an die ADPCM-Transkoder-Zelle weitergegeben. Auf dem Weg PO – TPI kann ein externer Digital-Signal-Prozessor zum Zwecke der Echounterdrückung zwischengeschaltet werden. Auf der Empfangsseite (D/A-Pfad) wird ein 14-Bit-PCM-Signal, das vom ADPCM-Dekoder kommend extern über PO und RPI eingespeist wird, in ein gefiltertes 13-Bit-PCM-Signal mit vierfa-

chem Oversampling umgewandelt. Es wird daran erinnert, dass die Reduktion um ein Bit eine SNR-Verschlechterung von 6 dB mit sich bringt, welche durch das vierfache Oversampling kompensiert wird.

Hinter dem Filter, das im nächsten Kapitel näher behandelt wird, sorgt der Noise-Shaper gleichzeitig für Oversampling und Noise-Shaping. Seine Funktion ist prinzipiell die gleiche wie die des 1-Bit-ADC im Sendekanal; er unterscheidet sich von diesem aber darin, dass nicht nur der Ausgang, sondern auch der Eingang digital ist. Sein Aufbau kann aber ebenfalls durch die Noise-Shaper-Schaltung von Bild 7 beschrieben werden. Oversampling wird im Noise-Shaper durch 27fache Wiederholung des einkommenden 13-Bit-Signals erzeugt, so dass die Abtastrate am Ausgang 864 kHz (27x32 kHz) beträgt. Die Tiefpassfilter (Bild 7) sind als serielle mit 864 kHz getaktete Schieberegister konzi-

piert, mit deren Hilfe die Summe aus dem ankommenden Eingangssignal und dem um eine Abtastperiode verzögerten (d.h. im Register gespeicherten) Eingangssignal gebildet wird. Der Quantizer bewirkt im digitalen Noise-Shaper nicht mehr als die Abtrennung des MSB vom Digitalwort. Dieses wird dann dem 1-Bit-DAC übergeben, dessen Funktion darin besteht, den aus dem MSB gebildeten 1-Bit-Kode in ein Analogsignal umzusetzen. Im wesentlichen ist dieser Block ein hochauflösender Integrator, aufgebaut mit geschalteten Kapazitäten. Die Grösse des Ausgangssignals hängt vom digitalen Eingangssignal und einer Referenzspannung ab. Wie beim 1-Bit-ADC kann durch Parallelschaltung von Kapazitäten die Verstärkung geändert werden. Der 1-Bit-DAC funktioniert zudem auch als Tiefpassfilter, welches das Quantisierungsrauschen des Noise-Shapers ausserhalb der Signalbandbreite, also der Frequenzen über 3400 Hz, herausfiltern soll. Da der Noise-Shaper von zweiter Ordnung ist und deshalb das Quantisierungsrauschen mit 12 dB/Octave ansteigt, wird ein zusätzliches Tiefpassfilter zweiter Ordnung benötigt. Dieses wurde als aktives Lowpass-Filter ausgeführt (Bild 3). Der Ausgangsverstärker am Ende der Kette ist in der Lage, direkt einen Lautsprecher anzusteuern.

Das Digitalfilter

Das Digitalfilter hat eine doppelte Aufgabe. Erstens soll es nur Signale mit Frequenzen im Telefonieband (300–3400 Hz) durchlassen und zweitens soll es die Abtastrate und

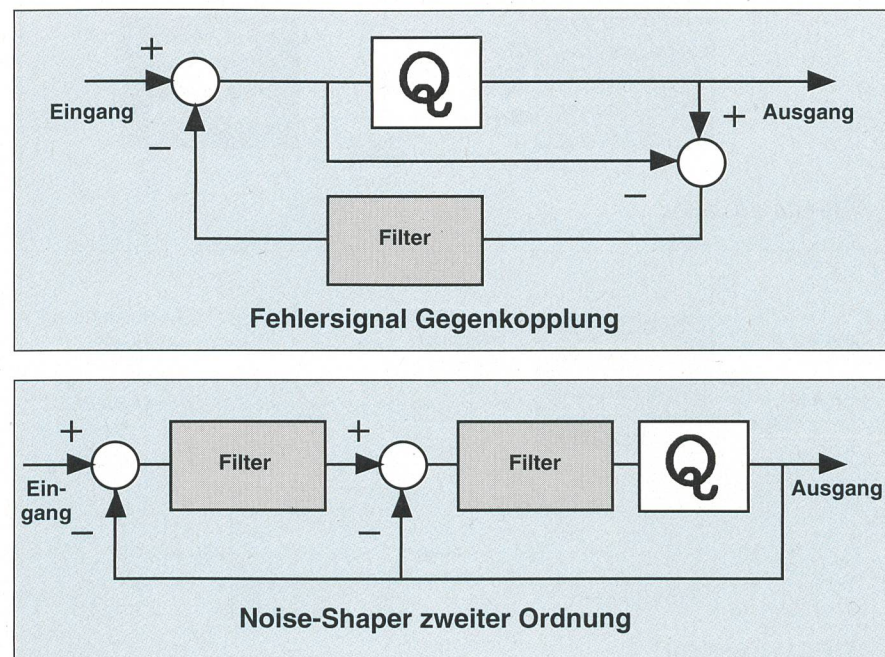


Bild 7 Schematische Darstellung des Noise-Shapers
Q Rauschquelle

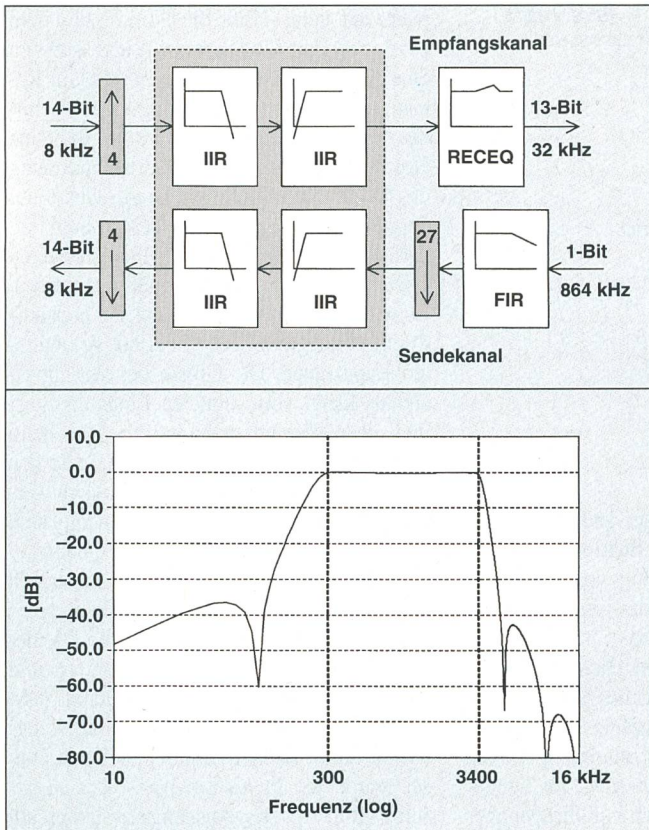


Bild 8 Digitalfilter mit Frequenzcharakteristik

die Wortbreite anpassen. Dieser Vorgang ist in Bild 8 dargestellt. Der vom 1-Bit-ADC stammende 1-Bit-Kode (A/D-Pfad) wird in ein 79-Tap-FIR-Filter gespeist, das die durch Oversampling und Noise-Shaping erzeugten Signalkomponenten oberhalb 3400 Hz ausreichend stark unterdrückt. Gleichzeitig wird die Abtastrate von 864 kHz auf 32 kHz reduziert. Dann folgt ein IIR-Filter, das eine Kaskadenschaltung aus einem Hochpassfilter dritter Ordnung und einem Tiefpassfilter fünfter Ordnung ist. Dieses Filterteil bewirkt eine Bandfilterung im Bereich 300–3400 Hz. Das Ausgangssignal wird dann nochmals reduziert auf die gewünschte 8-kHz-Abtastrate. Auf der Empfangsseite (D/A-Pfad) wird das Oversampling durch Einfügen von Samples mit dem Wert Null (einfachste Interpolationsmethode) realisiert. Die Abtastrate beträgt in diesem Filterteil 32 kHz, und das IIR-Filter lässt Signale im 300–3400 Hz-Band durch. Die im Eingangssignal vorhandenen Frequenzbänder auf Vielfachen von 8 kHz werden somit ebenfalls weggefiltert. Hinter dem IIR-Filter folgt ein Korrektionsfilter (RECEQ), das die Abschwächung der Frequenzen um 3400 Hz, die im nachfolgenden 1-Bit-DAC (Tiefpass und $\sin x/x$) entsteht, vorkompensiert. Beim Filterdesign sind die Abtastraten der beiden IIR-Filter auf der Sende- und Empfangsseite gleich gross gewählt worden (32 kHz). Damit kann mit Hilfe eines Zeitmultiplexverfahrens dieselbe Hardware gleich vierfach, nämlich sowohl für die Tiefpass- und Hochpassteile als auch für die Sende- und Empfangsseite genutzt werden (4 IIR-Filterteile in Bild 8). Das ganze Filter ist intern bitseriell aufgebaut. Ein 14 Bit breites Wort wird nicht parallel, sondern Bit für Bit verarbeitet. Damit Abrundungsfehler, welche innerhalb des Filters entstehen, keine Verschlechterung der SNR bewirken und damit genügend Raum für Signale mit grösserer Amplitude übrigbleibt (welche unter Umständen durch interne Multiplikationen entstehen können), wird die interne Wortbreite des Filters grösser als 14 Bit gewählt. Anhand von Simulationen ist gezeigt worden, dass 27 Bit genügen, um eine SNR von 74 dB zu erreichen. Dass das so aufgebaute Filter hardwaremässig voll ausgelastet ist, zeigt die Formel:

$$f_T = f_S \cdot n_K \cdot m_x \cdot w \quad (3)$$

wobei f_T die vom System zur Verfügung gestellte Taktfrequenz (3456 kHz), f_S die Abtastrate des IIR-Filters (32 kHz), n_K die Anzahl Kanäle, m_x die durch die Mehrfachausnutzung (IIR-Filterteile) verursachte Takterhöhung und w die Wortlänge ist. Da die gleiche Hardware für zwei Kanäle ($n_K = 2$) mit je zwei IIR-Filterteilen ($m_x = 2$) benutzt wird, folgt durch Auflösung der obigen Gleichung nach w für die maximale Wortlänge der internen Signal Darstellung $w_{\max} = 27$ Bits.

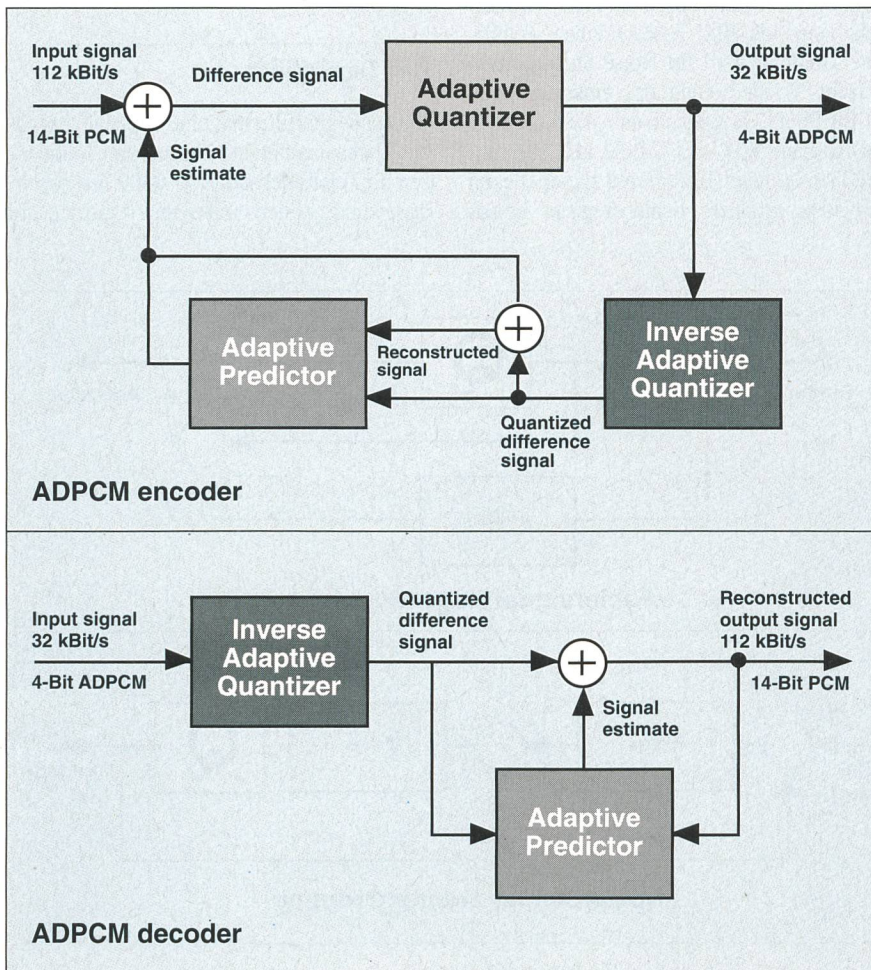


Bild 9 ADPCM-Koder und -Dekoder

G.721-ADPCM-Kodierung

Das an der PCM-Schnittstelle anstehende (sequentielle) Signal besitzt eine Auflösung von 14 Bit und eine Abtastrate von 8 kHz. Die Bitrate beträgt somit 112 kBit/s. Um die Bitrate zu verkleinern, versucht man die Anzahl Bits, mit denen die einzelnen Samples dargestellt werden, zu reduzieren, ohne die Sprachqualität merklich zu beeinträchtigen. Eine in der Telekommunikation oft benutzte Kodierung von Sprachsignalen ist die A/ μ -Law-Komprimierung, bei der das Signal mit 8 Bit dargestellt wird. Bei der A/ μ -Law-Komprimierung werden die Signalamplitudenwerte in Abhängigkeit von ihrer Grösse quantisiert; grosse Werte werden grob, kleine fein aufgelöst. Damit wird erreicht, dass bei kleinen Signalen die SNR immer noch gleich gut wie bei einer 13-Bit-Auflösung ist und dass bei grösseren Signalen die Sprache trotz schlechterer SNR immer noch gut zu verstehen ist. In der Telekommunikation ist es üblich, dieses 8-Bit-A/ μ -Law log-PCM (logarithmische PCM) kurz als PCM zu bezeichnen. Um Begriffsverwirrungen zu vermeiden, wird das im PCD5032 benutzte PCM-Signal, dessen Code linear mit dem Analogsignal verläuft, als lin-PCM bezeichnet. Die log-PCM-Kodierung ist von der CCITT in G.711 mit 64 kBit/s festgelegt worden [4]. Da Dect [3] diese Datenkomprimierung noch nicht genügte, wurde in G.721 eine weitere

Reduktion auf 32 kBit/s (Signaldarstellung mit 4 Bit) definiert [4].

Untersuchungen an Sprachsignalen [8] haben ergeben, dass diese im tieferen Frequenzbereich mehr Energie als im höheren Frequenzbereich enthalten. Aufgrund dieser Erkenntnis kann man über den Verlauf eines beliebigen Sprachsignals im Zeitbereich die Aussage machen, dass bei einem gegebenen Sample des Sprachsignals mit einer Amplitude A die Amplitude des nächsten Samples nicht allzuweit von A entfernt ist. Anders ausgedrückt: die Varianz der Differenz der Samples ist kleiner als die Varianz des Sprachsignals. Daher ist es günstiger, statt des eigentlichen Signals das Differenzsignal zu übertragen. In Bild 9 ist ein Blockschema des ADPCM-Koders und -Dekoders gezeichnet [4]. Am Eingang wird das Differenzsignal zwischen dem Eingangssignal und einer zurückgekoppelten Abschätzung gebildet. Dieses Differenzsignal, das eine kleine Varianz besitzt, wird dann quantisiert und mit 4 Bit kodiert, die direkt das ADPCM-Ausgangssignal bilden. Im Rückkopplungspfad wird das ADPCM-Signal dekodiert, so dass das unkodierte Differenzsignal in quantisierter Form übrigbleibt. Dieses quantisierte Differenzsignal, summiert mit dem Schätzwert ergibt, abgesehen vom Quantisierungsfehler, wieder das Eingangssignal. Aus diesen beiden Zwischensignalen (rekonstruiertes Signal und quantisiertes Differenzsignal)

nimmt dann der Predictor eine Abschätzung des zu erwartenden nächsten Eingangssignals vor. Der einfachste Predictor ist ein Verzögerungsglied, welches das vorhergehende Sample als Abschätzung verwendet. Doch mit einem so einfachen Predictor würde eine schlechte SNR erreicht. Darum ist der Predictor etwas komplizierter aufgebaut; er besteht aus einer Kombination filterartiger Strukturen zweiter und sechster Ordnung, deren interne Koeffizienten abhängig vom Signal (adaptiv) jedesmal neu berechnet werden. Auch der Quantizer ist adaptiv, und anhand des ADPCM-Ausgangssignals wird ein Skalierungsfaktor berechnet, mit dem das Differenzsignal multipliziert wird. Der gleiche Faktor wird auch im inversen Quantizer benutzt. Während der Predictor die letzten sechs aufeinanderfolgenden Samples berücksichtigt, ist die Änderung des Quantizers nur vom aktuellen und vorherigen Sample abhängig. Der Dekoder (Bild 9) hat prinzipiell den gleichen Aufbau wie der Rückkopplungspfad des Koders. Weil der Koder wegen der geschlossenen Schleife garantiert, dass das rekonstruierte Signal (abgesehen vom Quantisierungsfehler) dem Eingangssignal gleich ist, wird dies auch im Dekoder der Fall sein. Es brauchen keine anderen Signale als die ADPCM-Signale selbst übertragen zu werden, weil beide adaptiven Regelungen nur vom Signal selber abhängen und damit eindeutig definiert sind.

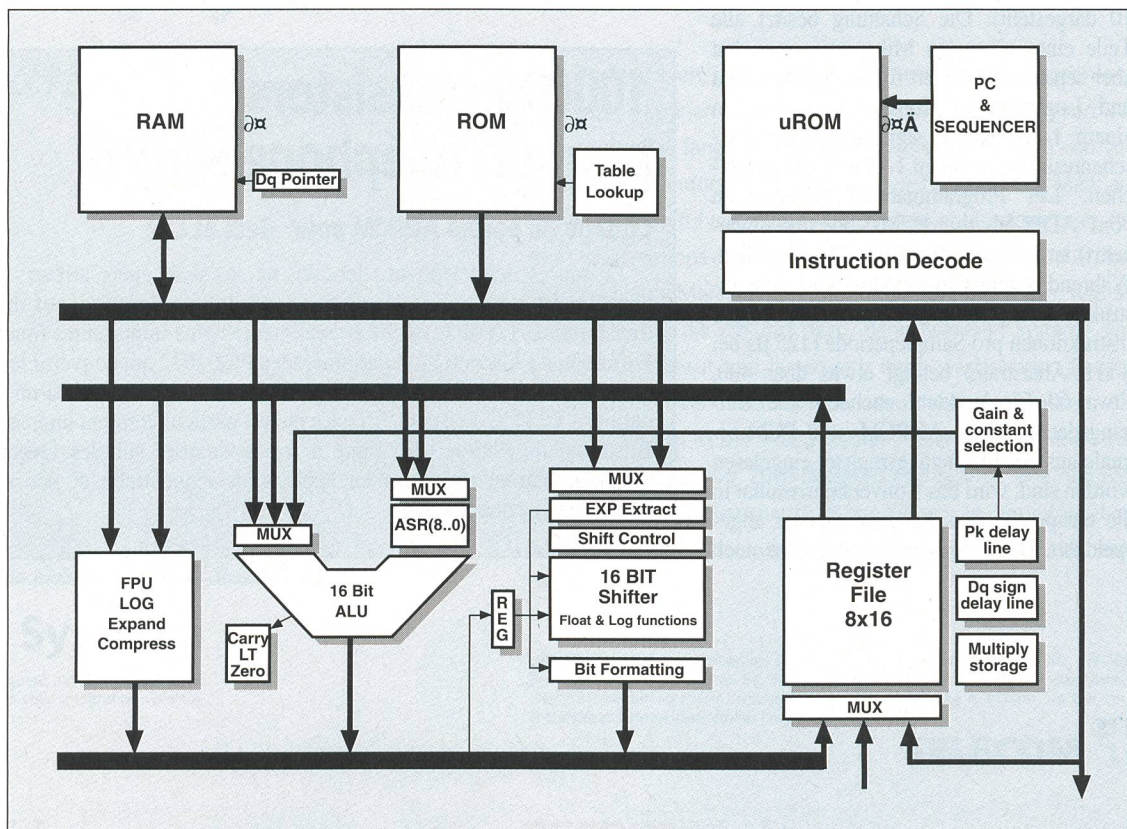


Bild 10 Realisierung der G.721-Transkoderzelle

Spezifikationen des PCD5032

Supply voltage range	2,7–5,5 V
Current consumption active	10 mA
Current consumption standby	50 μ A
System clock frequency	3456 kHz
Microphone input voltage	12 mV _{rms}
Loudspeaker output voltage	550 mV _{rms}
Ringer output power	400 mW
Signal-to-noise-ratio	70 dB
Signal group delay	0,5 ms

Die Schaltung von Bild 9 ermöglicht, falls die in [4] festgelegten Konstanten eingehalten werden, eine Übertragung mit 32 kBit/s und eine für Sprachsignale erreichbare SNR, welche mit der SNR von 64 kBit/s log-PCM vergleichbar ist. Die Wahl der Konstanten und Adaptiv-Algorithmen ist jedoch nicht für Sprachsignale allein optimiert. Auch Datensignale (z.B. von einem Modem oder einer DTMF-Schaltung) können mittels ADPCM-Kodierung problemlos übertragen werden, solange deren Frequenzen innerhalb der Bandbreite von 3400 Hz bleiben.

Realisierung der G.721-Transkoderzelle

Die beschriebene G.721-ADPCM-Kodierung ist mit einem für diesen Zweck geeigneten Digitalrechner realisiert worden (im Bild 10 dargestellt). Die Schaltung besitzt alle Teile eines normalen Mikroprozessors, hat aber separate Einheiten für Multiplikationen und Logarithmen. Konstanten werden in einem 1-kBit-ROM, signalabhängige Zwischenresultate in einem 1-kBit-RAM gespeichert. Der Programmablauf (Konversion vom ADPCM- zum PCM-Kode und umgekehrt) ist in einem 10-kBit-ROM festgelegt. Während jedem Clockzyklus wird eine Instruktion ausgeführt. Die Anzahl benötigter Instruktionen pro Sampleperiode (125 μ s bei 8-kHz-Abtastrate) beträgt etwas über 400. Etwa 60 Clockzyklen, nachdem die Eingangsdaten für die ADPCM- und PCM-Signale aus einem Eingangsregister eingelesen worden sind, wird das Konversionsresultat in die entsprechenden Ausgangsregister abgespeichert. Der Prozessor arbeitet dann noch

etwa 340 Clockzyklen weiter, um das nächste zu erwartende Eingangssample abzuschätzen. Zum Testen des Transkoders werden von der CCITT eine Anzahl von Eingangssignalen zusammen mit den zu erwartenden Ausgangssignalen vorgeschrieben. Damit kann eindeutig festgestellt werden, ob die Realisierung der G.721-Empfehlung entspricht. Ein spezieller Reset-Mechanismus ist in die Transkoderzelle eingebaut worden, weil das Konversionsergebnis von den letzten sechs Samples abhängt. Am Anfang müssen bestimmte Registerinhalte entsprechend belegt werden, damit die CCITT-Testvektoren keine Testprobleme verursachen.

Zusammenfassung

Im diesem Artikel wurden die wichtigsten Funktionen des PCD5032 erklärt. Sprachsignale werden in einen 32-kBit/s-Datenstrom umgesetzt und umgekehrt. Zudem wurde das Chip-Innere vorgestellt; und es wurde versucht, klar anzugeben, welche Signalverarbeitungsprozesse ablaufen müssen. Auf allzu viele Details ist verzichtet worden. In Bild 11 sind die Spezifikationen aufgelistet. Der Stand-by-Operationsmode ermöglicht eine kleine Stromaufnahme, so dass die Batterien des Handsets soweit wie möglich geschont werden. Der Chip enthält insgesamt über 100 000 Transistoren, wobei etwa 10% der Chipoberfläche für die Analogschaltungen gebraucht werden.

Verdankung

In die Entwicklung dieses einen Chip wurden ungefähr 9 Mannjahre investiert. Der Autor ist Mitarbeiter jenes Teams, das für die technische Realisierung des Chips verantwortlich war. Er möchte an dieser Stelle seinen Kollegen Luc Caubergh, Alain Hofmann, Daan Janssen, James McKenna und Hans Roeven für die gute Zusammenarbeit sowie Rainer Gaethke für seine Hilfe bei der sprachlichen Korrektur dieses Artikels danken. Das Resultat, ein funktionierender Chip, liegt vor.

Literatur

[1] ICs für Mobile sind auf Draht, Markt & Technik Nr.11, 12. März 1993, S. 30.
 [2] Howett Fred: DECT beyond CT2. IEE Rev. July/August 1992, S. 263–267.
 [3] ETSI: Digital European Cordless Telecommunications Common Interface. Vers. 3.00 (DE/RES 3001-8).
 [4] CCITT Blue Book (1988), Vol. III, Fascicle III. 4: General aspects of digital transmission systems; terminal equipments recommendations: Pulse code modulation (PCM) of voice frequencies (G.711), Performance characteristics of PCM channels between 4-wire interfaces at voice frequencies (G.712), 32 kBit/s adaptive differential pulse code modulation (ADPCM)(G.721).
 [5] Nieder Joh.: Digital kommunizieren mit DECT. Funkschau 10/1993, S. 74–77.
 [6] de Zaldivar J. Solo: VLSI-Technologie. Bull. SEV/VSE 78(1987)11, S.588–594.
 [7] Kästli Urs: A/D- und D/A-Wandler mit Oversampling und Noise-Shaping. Bull. SEV/VSE 83(1992)9, S. 11–17.
 [8] Jayant N.S.: Digital Coding of Speech Waveforms: PCM, DPCM and DM Quantizers. Proc. of the IEEE 62(1974)5, S. 611–632.

100000 transistors pour un téléphone sans fil

Codage de parole ADPCM pour Dect et CT2

Le succès des téléphones mobiles ne se laisse guère arrêter. Au prix de grandes dépenses les laboratoires développent des circuits répondant aux différentes normes de transmission. L'article décrit et explique les plus importantes fonctions de l'Adaptive Differential Pulscode Modulation-Codex PCD5032 qui convertit les signaux vocaux en un flux de données 32 kBit/s et les compresse ou les récupère d'un tel flux (recommandations CCITT G.712 et G.721). Ce qui est particulièrement intéressant c'est le procédé Bitstream de Philips qui, grâce à ses techniques subtiles Oversampling et Noise-Shaping, permet une mise en application séquentielle et peu encombrante sur la technique Faselec-Sacos.



*In die Zukunft investieren und von der
Gegenwart profitieren!
Meridian 1*

Mit der weltweit führenden Teilnehmervermittlungsanlage Meridian 1 können Sie von der Erfahrung der Gegenwart voll profitieren. Das fängt bei der ISDN-fähigen Vernetzung von verschiedenen Standorten an, und geht weiter mit Voice Mail, automatischer Anrufverteilung ACD, Videokonferenzen oder mit dem Informations- und Management System SIMS. Für Ihre Branche bieten Meridian Systeme massgeschneidert das, was Sie brauchen. Und die Zukunft dazu, denn Meridian Systeme sind modular aufgebaut und lassen sich Ihren wechselnden Bedürfnissen und neuen Technologien problemlos anpassen. Ein Meridian System ist auf jedem Gebiet immer "State-of-the-Art": bei Preis und Leistung, Zuverlässigkeit und Service und natürlich beim "Return-on-Investment". Rufen Sie uns an, wir informieren Sie gerne weiter über den profitabelsten Evergreen von heute und morgen.



Meridian Systeme

Meridian Systeme sind konsequent auf ISDN ausgerichtet und bringen im Netzwerk die volle Integration verschiedener Standorte.

ascom Geschäftsbereichbereich Meridian Systeme, Schwarztorstrasse 50, CH-3000 Bern 14. Telefon 031 999 24 50, FAX 031 999 44 51 oder bei Ihrer nächsten Ascom-Geschäftsstelle. Weitere Informationen und Beratung erhalten Sie bei Ihrer zuständigen Fernmeldedirektion (Tel. 113).

TELECOM 

*Teilnehmervermittlungsanlagen: **ascom** denkt weiter.*

Eine neue Dimension im Mittelspannungsgebiet

Tri-Delta

Une nouvelle dimension dans le domaine de la moyenne tension

Eigenschaften

- Nachgewiesene längere Lebensdauer
- Längs- und querwasserdicht
- Hochzäher Verseilsschutzmantel
- 1-zu-1-Ersatz für «PPb»-Kabel

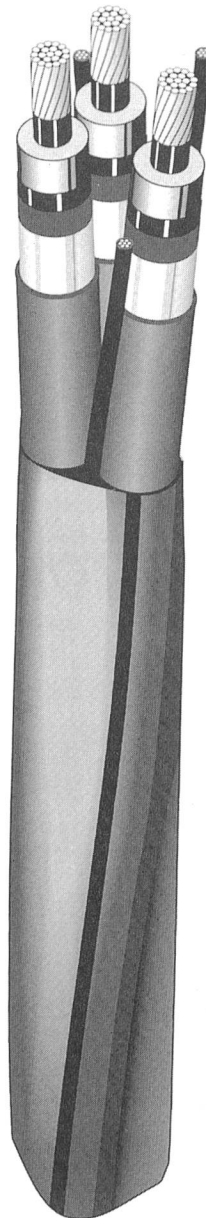
ineltec 93
Halle 106, Stand D31
7.-10.9.1993

Umwelt

- Keine F-Armierung nötig (keine Schwermetalle)
- Kleineres Entsorgungsvolumen
- Halogenfreie Materialien

Kosten

- Niedriger Einkaufspreis
- Weniger Gewicht, dadurch grössere Einzugslängen und weniger Transportkosten
- Weniger Entsorgungskosten



Caractéristiques

- Essais de vieillissement concluants = espérance de vie très élevée
- Etanchéité à l'eau, longitudinale et radiale
- Gaine de protection extrêmement tenace
- «Petites» dimensions permettant un remplacement idéal des câbles PPb

Environnement

- Pas d'armure de type F nécessaire = pas de métaux lourds
- Diminution du volume de matière = recyclage plus efficace
- Utilisation de matériaux sans halogènes

Frais

- Prix plus avantageux
- Moins de poids = des longueurs de pose plus importantes et moins de frais de transport
- Frais de recyclage diminués



Studer Kabel

Studer Draht- und Kabelwerk AG, CH-4658 Däniken SO, Telefon 062 • 65 82 82, Telefax 062 • 65 83 83

**Heben Sie diese Anzeige bis
ins nächste Jahrtausend auf, denn auch dann
wird dieser Verteiltransformator
noch aktuell sein.**

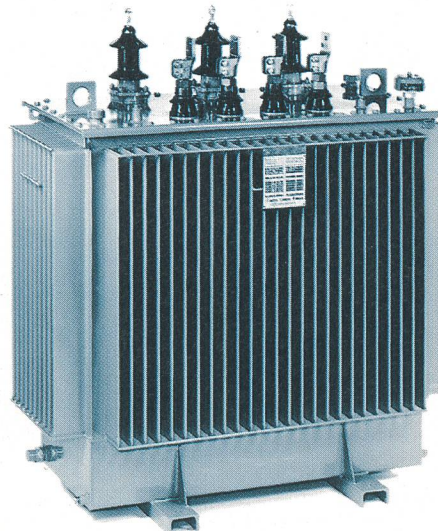
**ineltec 93
Halle 106
Stand E20**

Kompakt, verlust- und geräuscharm.

Die oelgekühlten Verteiltransformatoren von Rauscher & Stoecklin bewähren sich seit Jahrzehnten als zuverlässige Elemente der Stromverteilnetze. Hinter den Kühlrippen verbirgt sich das Geheimnis, ein der neuesten Technik entsprechender und auf neuen leistungsfähigen Fertigungsanlagen gebauter Aktivteil. Die Magnetkerne werden im Steplap-Verfahren hergestellt. Die Transformatoren sind deshalb auch bei hohen Induktionen äusserst verlust- und geräuscharm.

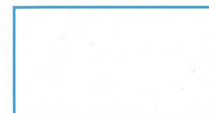
Diese Eigenschaft wirkt sich auch dann positiv auf das Betriebsverhalten aus, wenn die Netzspannung bis zum Jahre 2003 auf 400 Volt angehoben wird. Rauscher & Stoecklin - Transformatoren werden einer umfassenden Fertigungs- und Ausgangskontrolle unterzogen - selbstverständlich mit Q-Zertifikat.

Fordern Sie unverbindlich weitere Informationen an.



RAUSCHER&STOECKLIN AG
CH-4450 SISSACH
ELEKTROTECHNIK
TELEFON 061/971 34 66
TELEFAX 061/971 38 58

**RAUSCHER
STOECKLIN**



BIDER & MERZ

elvatec ag



Kantonsstrasse 2a, 8862 Schübelbach
Tel. 055 / 64 54 64, Fax 055 / 64 57 92

Erdung

Blitzschutz

Überspannungsschutz

Potentialausgleich

- Berechnung, Planung und Ausführung von Erdungsanlagen
- Ausführung von Erdungsmessungen
- Montage von Tiefenerdersonden
- Projektierung und Ausführung von Blitzschutzanlagen
- Beratung und Planung von Überspannungsschutz
- Lieferung von entsprechendem Material ab Lager

**Ineltec 93
vom 7. - 10.9.1993
Halle 103 Stand A02**



systronic ag
Energiesysteme
CH-2562 Port

Unsere Dienstleistungen:

- Beratung
- Projektierung
- Vollelektronisches Batteriemess-System (EDV unterstützt)
- Service après vente
- 24-Stundenservice während 365 Tagen

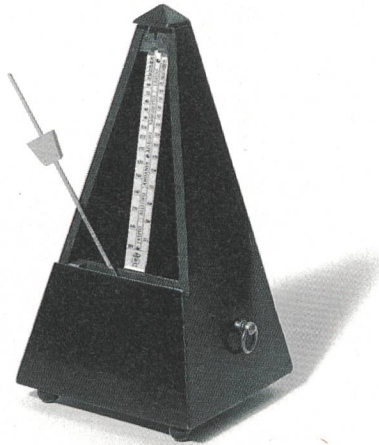
ON-LINE USV:

- 750 VA Fr. 1'800.-- 10 Min.
- 1250 VA Fr. 2'250.-- 10 Min.
- 1500 VA Fr. 2'550.-- 10 Min.
- 2000 VA Fr. 3'350.-- 10 Min.
- 2500 VA Fr. 3'880.-- 10 Min.
- 3000 VA Fr. 6'260.-- 10 Min.
- 5000 VA Fr. 9'960.-- 10 Min.

NKI:

Lösen Sie Ihr Problem mit unserem magn.Netzspannungskonstanthalter

Taktik.



Kluge Taktik hat es eben in sich: das Wort Takt, das bestimmend für die Genauigkeit eines Ablaufes ist. Dies gilt auch für SYNCHROACT 4, ein System mit allerhöchsten Präzisionsanforderungen für das Synchronisieren von Generatoren und Parallelschalten von Netzen. Ein System, das auf minimale Spannungs- und Frequenzschwankungen reagiert. Ein System, dessen Aufgaben von einfacher Parallelschalt-Überwachung bis zu komplexen Doppelkanal-Einrichtungen mit Fernbedienung reichen.

Dass alles im Takt bleibt, dafür sorgt schnelle Mikroprozessortechnik. Die daraus resultierenden Vorteile sprechen denn auch für sich bzw. für SYNCHROACT 4: Die Genauigkeit, die auf Lebenszeit erhalten bleibt. Die zuverlässige Funktionssicherheit

dank Selbstüberwachung. Die kompakten Geräte- Abmessungen von nur 112 mal 172 mal 250 mm. Die hohe Wirtschaftlichkeit. Und natürlich die einfache Inbetriebnahme und Bedienung. Darüber hinaus ist ein grosser Anwendungsbereich durch Erweiterung auf die Steuerung von maximal fünf Schaltstellen gewährleistet.

Wenn Sie jetzt taktisch handeln bzw. in detaillierteren Unterlagen oder einem persönlichen Gespräch mehr erfahren möchten, sind Sie bereits auf unserer Linie:

0 5 6 / 7 9 4 4 2 2 .

Oder machen Sie den Auftakt mit einem Besuch der Ineltec in Basel (7. bis 10. September 1993, Halle 103, Stand 20B).

ABB Drives AG
5300 Turgi

ABB